

描述

MT7965A是针对LED照明应用而设计的驱动开关电源，采用无辅助绕组的原边反馈技术，无需次级反馈电路，也无需补偿电路。内部集成650V高压功率开关，可调LED开路保护(OVP)使得系统方案简洁可靠。

MT7965A采用美芯晟专利的恒流控制与补偿技术，LED输出电流精度达到 $\pm 5\%$ 以内，具有优异的线性调整率和负载调整率，且对变压器绕组电感变化不敏感。

MT7965A同时实现了各种保护功能，包括逐周期过流保护(OCP)、LED短路保护(SCP)、LED开路保护(OVP)和过热保护(OTP)等，以确保系统可靠地工作。

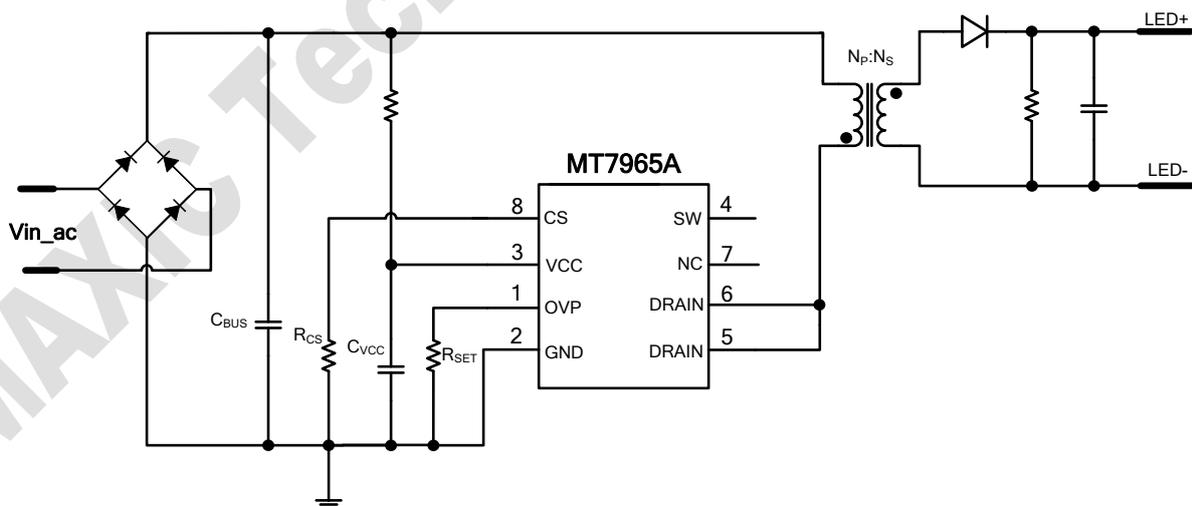
主要特点

- 内部集成650V功率管
- 无需辅助绕组
- 可调LED开路保护电压
- 交流输入电压范围AC85V到AC265V
- LED短路保护
- 原边感应及恒流机制，无需次级反馈电路
- 高精度LED恒流电流 ($\pm 5\%$)
- 逐周期峰值电流控制
- 欠压锁定保护
- 过温保护
- SOP8封装

应用

- LED球泡灯、射灯
- LED照明驱动
- 通用恒流源

典型应用电路



极限参数

| | |
|--------------------------|---------------|
| DRAIN | -0.3V ~ 650V |
| VCC | -0.3V ~ 40V |
| VCC 最大吸收电流 | 5mA |
| OVP | -0.3V ~ 6V |
| CS | -0.3V ~ 6V |
| P _{DMAX} (最大功耗) | 0.8W |
| 存储温度 | -55°C ~ 150°C |
| 结温 (T _j) | 150°C |

推荐工作条件

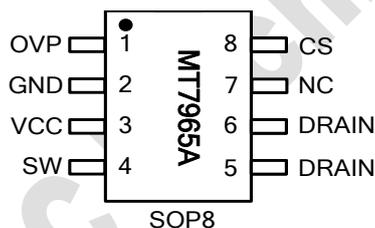
| | |
|---------------|---------------|
| VCC 电源电压 | 8V ~ 15V |
| 工作温度 (外部环境温度) | -40°C ~ 125°C |

热阻^①

| | |
|-------------------------------|---------|
| PN 结到环境 (R _{θJA}) | 128°C/W |
| PN 结到封装表面 (R _{θJC}) | 90°C/W |

注释:

① R_{θJA}, R_{θJC} 的测定是在 TA = 25°C 低效导热性单层测试板上, 在自然对流条件下按 JEDEC 51-3 热计量标准进行测试。测试条件: 设备 PCB 安装在 2" X 2" FR-4 的基板上, 2oz 铜箔厚度, 顶层金属放置最小衬垫, 通过散热过孔与底层接地平面相连。

管脚排列图

芯片标记:

 MT7965A
 XX Y WW

—— 生产周代码
 —— 生产年代码
 —— 生产内部代码

管脚描述

| 管脚名称 | 管脚号 | 描述 |
|-------|-----|-----------------------------------|
| OVP | 1 | LED 开路电压设定管脚。参见功能描述中, LED 开路保护设置。 |
| GND | 2 | 接地脚 |
| VCC | 3 | 芯片电源脚 |
| SW | 4 | 内部功率管源极 |
| DRAIN | 5,6 | 内部功率管漏极 |
| NC | 7 | 悬空脚, 该引脚必须悬空 |
| CS | 8 | 电流采样端, 采样电阻接在CS和GND之间 |

电气参数

(除非特别说明, 测试条件为: VCC=12V, TA=25°C)

| 符号 | 参数 | | Min | Typ | Max | Unit |
|------------------------|--------------------|--|-----|------|-----|------|
| 启动与电源电压 (VCC 脚) | | | | | | |
| I _{START} | 启动电流 | | | 35 | 60 | μA |
| UVLO | 欠压锁定电压 (VCC 低阈值电压) | VCC 脚电压下降 | | 7 | | V |
| V _{START} | 启动电压 | VCC 脚电压上升 | | 13 | | V |
| V _{CC-CLAMP} | VCC 钳位电压 | I _{CC} =5mA | | 15.5 | | V |
| 电源电流 | | | | | | |
| I _Q | 最大工作电流 | | | 0.2 | | mA |
| 电流检测 (CS 脚) | | | | | | |
| V _{CS-TH} | 电流检测阈值 | | 485 | 500 | 515 | mV |
| LEB1 | CS 脚的内置前沿消隐时间 | | | 500 | | ns |
| 驱动电路 | | | | | | |
| T _{OFF_MIN} | 最小关断时间 | | | 2 | | us |
| T _{OFF_MAX} | 最大关断时间 | | | 240 | | us |
| T _{ON_MIN} | 最小导通时间 | | | 1 | | us |
| T _{ON_MAX} | 最大导通时间 | | | 24 | | us |
| D _{UTY_MAX} | 最大占空比 | | | 42 | | % |
| 热保护 | | | | | | |
| OTP | 过热保护温度阈值 | | | 155 | | °C |
| | 过热保护释放的迟滞温度 | | | 20 | | °C |
| 功率管 (DRAIN 脚) | | | | | | |
| R _{DSON} | 功率管导通阻抗 | V _{GS} =10V/I _{DS} =0.4A | | 13 | | Ω |
| BV _{DSS} | 功率管击穿电压 | V _{GS} =0V/I _{DS} =250uA | 650 | | | V |
| I _{DSS} | 功率管漏电流 | V _{GS} =0V/V _{DS} =650V | | | 10 | uA |

工作频率

MT7965A 工作于电感电流断续模式，无需环路补偿，最大占空比为 42%。进行系统设计时，建议最大工作频率小于 100kHz，最小工作频率大于 20kHz。

工作频率的计算公式为：

$$f_{SW} = \frac{N_P^2 \times V_{LED}}{8 \times N_S^2 \times L_p \times I_{LED}}$$

式中， N_P 为变压器原边匝数， N_S 为次级端匝数， L_p 为变压器主级侧电感。合理地设计变压器参数，使得工作频率 f_{sw} 在 40kHz – 80kHz 之间。

LED 开路保护设置 (OVP)

MT7965A 通过检测次级电感退磁时间来实现 LED 开路保护。图 2 为 MT7965A 工作时变压器原边和次级电流波形：

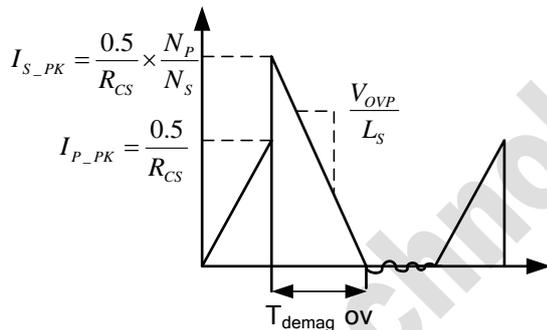


图 2、变压器原边和次级电流波形

根据图 2 可以得到，在 LED 开路时，次级电感退磁时间为：

$$T_{demag_OV} = \frac{I_{S_PK}}{V_{OVP} / L_S} = \frac{L_S \times \frac{0.5}{R_{CS}} \times \frac{N_P}{N_S}}{V_{OVP}} \quad (\text{us})$$

式中 N_P 为变压器原边匝数， N_S 为次级端匝数。 L_S 为次级电感量，单位为 μH ，0.5 为 V_{CS} 检测电压阈值，单位为 V 。

从以上公式可以看到，次级电感退磁时间即包含了 V_{OVP} 电压的信息，因此，可以通过检测 LED 开路时次级电感退磁时间来实现 OVP 保护，即：

$$V_{OVP} = \frac{L_S \times \frac{0.5}{R_{CS}} \times \frac{N_P}{N_S}}{T_{demag_OV}} \quad (\text{V})$$

MT7965A 通过 OVP 引脚的电阻 R_{SET} （见图 3）来设置 LED 开路时的退磁时间，即：

$$T_{demag_OV} = 0.1 \times R_{SET} \quad (\text{us})$$

式中 R_{SET} 的单位为 $\text{k}\Omega$ 。

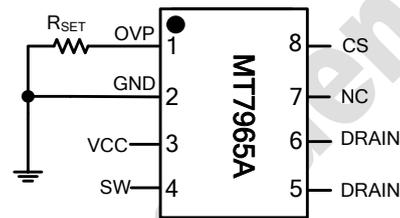


图 3、OVP 引脚示意图

则 OVP 电压为：

$$V_{OVP} = 5 \times \frac{L_S}{R_{CS} \times R_{SET}} \times \frac{N_P}{N_S} \quad (\text{V})$$

式中 L_S 单位为 μH ， R_{CS} 单位为 Ω ， R_{SET} 的单位为 $\text{k}\Omega$ 。由于最小 T_{OFF} 时间为 $2\mu\text{s}$ ，因此 R_{SET} 的取值不要小于 $20\text{k}\Omega$ 。

电感的精度对 OVP 的阈值有一定的影响，在系统设计时，应充分考虑到电感的精度，对 OVP 的阈值设定保留一定的裕量。

过流保护

一旦 CS 脚电压超过 500mV ，MT7965A 将立即关断功率 MOS 管。这种每周期过流检测的方式保护了相关的元器件免于损坏，如功率 MOS 管，变压器等。

PCB 设计

设计 MT7965A 的 PCB 时，需要遵循下列原则：

旁路电容

VCC 的旁路电容要紧靠芯片的 VCC 引脚。

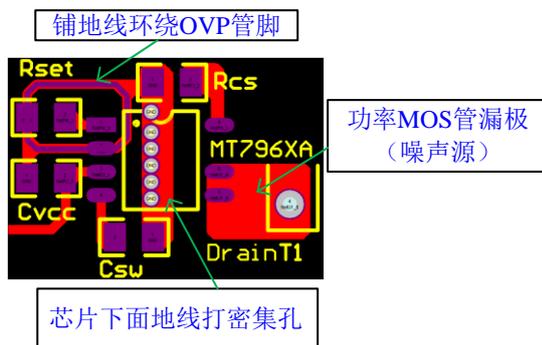
地线

VCC 电容 C_{VCC} 的地一定要与芯片地直接相连，中间不要有不干净的地线，如 SW 电容地，以及 R_{CS} 的功率地等。

其它小信号的地线连接到芯片的地, 再与 SW 电容地分别接到峰值电流采样电阻 R_{CS} 的功率地线, 并保持峰值电流采样电阻的功率地线尽可能短, 最后连接到 Bulk 电容 C_{BUS} 的地端。

OVP 引脚

OVP 引脚走线尽可能短, 且 R_{SET} 电阻需要尽量靠近 OVP 引脚。OVP 引脚走线不能靠近 DRAIN 引脚走线以及 SW 引脚走线。要用地线将 OVP 引脚包围, 并对包围的地线进行裸铜处理。参考下面的 PCB 示意图。



功率环路的面积

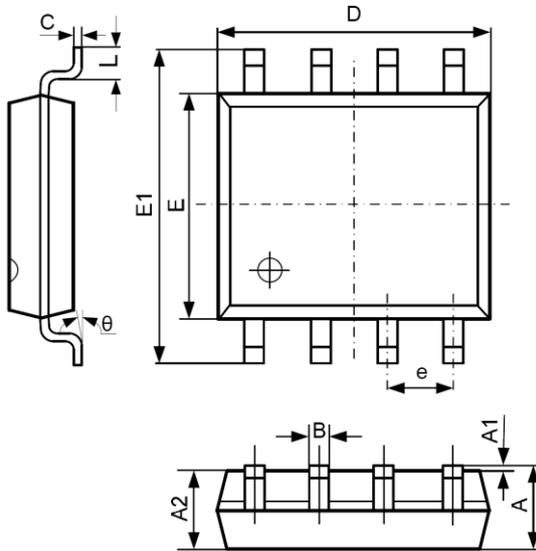
减小功率环路的面积, 如变压器原边, 功率管及缓冲网络 (snubber) 的环路面积; 以及次级二极管、变压器次级、输出电容的环路面积, 以减小 EMI 辐射。

DRAIN 引脚

增加 DRAIN 引脚的铺铜面积以提供芯片的散热能力。

NC 引脚

NC 脚必须悬空以保证芯片引脚间距满足爬电距离。

封装外形尺寸
SOP-8 PACKAGE OUTLINE AND DIMENSIONS


| SYMBOL | DIMENSION IN MILLIMETERS | | DIMENSION IN INCHES | |
|--------|--------------------------|-------|---------------------|-------|
| | MIN | MAX | MIN | MAX |
| A | 1.350 | 1.750 | 0.053 | 0.069 |
| A1 | 0.100 | 0.250 | 0.004 | 0.010 |
| A2 | 1.350 | 1.550 | 0.053 | 0.061 |
| B | 0.330 | 0.510 | 0.013 | 0.020 |
| C | 0.190 | 0.250 | 0.007 | 0.010 |
| D | 4.700 | 5.100 | 0.185 | 0.201 |
| E | 3.800 | 4.000 | 0.150 | 0.157 |
| E1 | 5.800 | 6.300 | 0.228 | 0.248 |
| e | 1.270 TYP | | 0.050 TYP | |
| L | 0.400 | 1.270 | 0.016 | 0.050 |
| theta | 0° | 8° | 0° | 8° |

重要声明:

- 在任何时候, 美芯晟科技有限公司 (美芯晟) 保留在没有通知的前提下, 修正、更改、增补、改进和其它改动其产品和服务, 和终止任一产品和服务的权利。客户在下单前, 应该获取最新的相关信息, 也应该确认该信息是最新的和完整的。所有被卖出的产品, 均受到在确认订单时所提供的美芯晟的销售条款和条件的制约。
- 在没有美芯晟的书面认可的条件下, 禁止复制、抄写、传播和复印本文档。
- 美芯晟仅对其芯片产品质量负责, 并保证在芯片销售实际发生之时其产品性能满足指标要求。客户应在使用美芯晟器件进行设计、生产产品时, 提供稳妥可靠的设计和操作安全措施以减小产品应用的相关风险。