

### 产品特性

数字控制可变增益，步进为3 dB

-5 dB至+40 dB ( $R_L = 1\text{ k}\Omega$ )

-10 dB至+35 dB ( $R_L = 200\ \Omega$ )

超过±20 MHz带宽并高达380 MHz范围内平坦度小于0.2 dB

4位并行或三线式串行接口

差分200  $\Omega$ 输入和输出阻抗

3.0 V-5.5 V单电源

5 V时功耗为37 mA

关断电流: <1 mA(最大值)

### 应用

蜂窝/PCS基站

中频采样接收器

固定无线接入

有线调制解调器

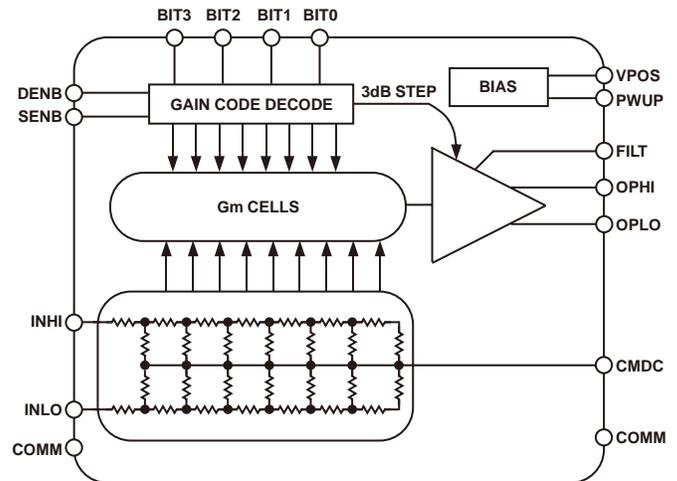
仪器仪表

### 产品描述

AD8369是一款高性能数字控制可变增益放大器(VGA)，可在所有增益码下用于低频到600 MHz的-3 dB频率范围。AD8369具有出色的失真性能：70 MHz时，1 V p-p复合信号输出至1 k $\Omega$ 负载的双音、三阶交调失真为-69 dBc。AD8369在最大增益下的标称噪声系数为7 dB，然后该值随着增益的下降而增加。70 MHz下，输入1 k $\Omega$ 负载时的输出IP3为+19.5 dBm，并在增益范围内基本保持恒定。

信号输入施加于引脚INHI和引脚INLO。通过两种方式实现可变增益。6 dB增益步进采用分立式X-AMP®架构实现；在该架构中，输入信号通过200  $\Omega$  R-2R电阻梯网络逐步衰减，该网络还可设置输入阻抗；在放大器的输出端实现3 dB步进。这种组合可在45 dB范围内提供极为精确的3 dB增益步进。输出阻抗通过差分输出引脚OPHI和OPLO两端的片内电阻设置。由于输

### 功能框图



入和输出端口的电阻性质，总增益取决于源阻抗和负载阻抗。

使用串行或并行接口，可实现AD8369的数字控制。数字控制模式通过将单个引脚(SENB)接地或连接正电源选择。采用标准CMOS逻辑电平可以驱动数字控制引脚。

采用施加在PWUP引脚上的逻辑电平可以上电或关断AD8369。对于逻辑高电平，在25°C时，芯片快速上电至37 mA标称静态电流。低电平时，总功耗降低至不足几mW。

AD8369采用ADI公司获得专利的高性能25 GHz硅双极性IC工艺制造，提供16引脚TSSOP封装，工作温度范围为-40°C至+85°C工业温度范围，同时提供配置齐全的评估板。

### REV. 0

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective companies.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.  
Tel: 781/329-4700 [www.analog.com](http://www.analog.com)  
Fax: 781/326-8703 © 2002 Analog Devices, Inc. All rights reserved.

# AD8369—规格

(除非另有说明,  $V_S = 5\text{ V}$ ,  $T = 25^\circ\text{C}$ ,  $R_S = 200\ \Omega$ ,  $R_L = 1000\ \Omega$ , 频率 = 70 MHz, 最大增益。)

参数	条件	最小值	典型值	最大值	单位
整体功能 频率范围	3 dB带宽	LF*		600	MHz
增益控制接口 电压增益范围 最大增益 最小增益 增益步长 增益步进精度 增益步进响应时间	所有位高电平(1111) 所有位低电平(0000) 整个增益范围, 相对于3 dB步进 步进 = 3 dB, 建立至最终值的10%		45 40 -5 3 $\pm 0.05$ 30		dB dB dB dB dB ns
输入级 输入电阻 输入电容 输入噪声频谱密度 输入共模直流电压 最大线性输入	从INHI到INLO 从INHI到COMM, 从INLO到COMM 从INHI到INLO 从INHI到COMM, 从INLO到COMM 在引脚CMD <sub>C</sub> 上测量 最小增益下的 $ V_{\text{INHI}} - V_{\text{INLO}} $		200 100 0.1 1.1 2 1.7 2.2		$\Omega$ $\Omega$ pF pF $\text{nV}/\sqrt{\text{Hz}}$ V V
输出级 输出电阻 输出电容 共模直流电压 压摆率	从OPHI到OPLO 从OPHI到COMM, 从OPLO到COMM 从OPHI到OPLO 从OPHI到COMM, 从OPLO到COMM 无输入信号 输出步进 = 1 V		200 100 0.25 1.5 $V_S/2$ 1200		$\Omega$ $\Omega$ pF pF V $\text{V}/\mu\text{s}$
电源接口 电源电压 静态电流 对温度 禁用电流 对温度	PWUP高电平 $-40^\circ\text{C} \leq T_A \leq 85^\circ\text{C}$ PWUP低电平 $-40^\circ\text{C} \leq T_A \leq 85^\circ\text{C}$	3.0	37 400	5.5 42 52 750 1	V mA mA $\mu\text{A}$ mA
上电接口 使能阈值 禁用阈值 响应时间 输入偏置电流	引脚PWUP 从PWUP上的低电平到高电平转换再到输出 建立至最终值的10%的时间延迟 PWUP = 5 V	2.2	7 160	1.0	V V $\mu\text{s}$ $\mu\text{A}$
数字接口 低电平条件 高电平条件 输入偏置电流	引脚SEN <sub>B</sub> 、BIT <sub>0</sub> 、BIT <sub>1</sub> 、BIT <sub>2</sub> 、BIT <sub>3</sub> 和DEN <sub>B</sub> 低电平输入	3.0	150	2.0	V V $\mu\text{A}$
频率 = 10 MHz 电压增益 增益平坦度 噪声系数 输出IP <sub>3</sub> IMD <sub>3</sub> 谐波失真 P <sub>1dB</sub>	10 MHz $\pm$ 10 MHz以内 f <sub>1</sub> = 9.945 MHz, f <sub>2</sub> = 10.550 MHz f <sub>1</sub> = 9.945 MHz, f <sub>2</sub> = 10.550 MHz $V_{\text{OPHI}} - V_{\text{OPLO}} = 1\text{ V p-p}$ (复合) 二阶, $V_{\text{OPHI}} - V_{\text{OPLO}} = 1\text{ V p-p}$ 三阶, $V_{\text{OPHI}} - V_{\text{OPLO}} = 1\text{ V p-p}$ 与线性增益的偏差为 $\pm 1\text{ dB}$		40.5 $\pm 0.05$ * 7.0 +22 +22 -74 -72 -71 +3 +3		dB dB dB dBV rms dBm dBc dBc dBc dBV rms dBm

\*低频高通转折频率由引脚FILT上的电容 $C_{\text{FILT}}$ 确定。更多信息参见工作原理部分。

## 规格(续)

参数	条件	最小值	典型值	最大值	单位
频率 = 70 MHz 电压增益 增益平坦度 噪声系数 输出IP3  IMD <sub>3</sub> 谐波失真 P1dB	70 MHz ± 20 MHz以内  f1 = 69.3 MHz, f2 = 70.7 MHz  f1 = 69.3 MHz, f2 = 70.7 MHz V <sub>OPHI</sub> - V <sub>OPL0</sub> = 1 V p-p (复合) 二阶, V <sub>OPHI</sub> - V <sub>OPL0</sub> = 1 V p-p 三阶, V <sub>OPHI</sub> - V <sub>OPL0</sub> = 1 V p-p 与线性增益的偏差为± 1 dB		40.5 ±0.1dB 7.0 +19.5 +19.5 -69 -68 -6 +3 +3		dB dB dB dBV rms dBm dBc dBc dBc dBV rms dBm
频率 = 140 MHz 电压增益 增益平坦度 噪声系数 输出IP3  IMD <sub>3</sub> 谐波失真 P1dB	140 MHz ± 20 MHz以内  f1 = 139.55 MHz, f2 = 140.45 MHz  f1 = 139.55 MHz, f2 = 140.45 MHz V <sub>OPHI</sub> - V <sub>OPL0</sub> = 1 V p-p (复合) 二阶, V <sub>OPHI</sub> - V <sub>OPL0</sub> = 1 V p-p 三阶, V <sub>OPHI</sub> - V <sub>OPL0</sub> = 1 V p-p 与线性增益的偏差为± 1 dB		40.0 ±0.10 7.0 +17 +17 -64 -63 -55 +3 +3		dB dB dB dBV rms dBm dBc dBc dBc dBV rms dBm
频率 = 190 MHz 电压增益 增益平坦度 噪声系数 输出IP3  IMD <sub>3</sub> 谐波失真 P1dB	190 MHz ± 20 MHz以内  f1 = 189.55 MHz, f2 = 190.45 MHz  f1 = 189.55 MHz, f2 = 190.45 MHz V <sub>OPHI</sub> - V <sub>OPL0</sub> = 1 V p-p (复合) 二阶, V <sub>OPHI</sub> - V <sub>OPL0</sub> = 1 V p-p 三阶, V <sub>OPHI</sub> - V <sub>OPL0</sub> = 1 V p-p 与线性增益的偏差为± 1 dB		39.7 ±0.1 7.2 +15.5 +15.5 -61 -57 -57 +2 +2		dB dB dB dBV rms dBm dBc dBc dBc dBV rms dBm
频率 = 240 MHz 电压增益 增益平坦度 噪声系数 输出IP3  IMD <sub>3</sub> 谐波失真 P1dB	240 MHz ± 20 MHz以内  f1 = 239.55 MHz, f2 = 240.45 MHz  f1 = 239.55 MHz, f2 = 240.45 MHz V <sub>OPHI</sub> - V <sub>OPL0</sub> = 1 V p-p (复合) 二阶, V <sub>OPHI</sub> - V <sub>OPL0</sub> = 1 V p-p 三阶, V <sub>OPHI</sub> - V <sub>OPL0</sub> = 1 V p-p 与线性增益的偏差为± 1 dB		39.3 ±0.1 7.2 +14 +14 -58 -50 -49 +1.5 +1.5		dB dB dB dBV rms dBm dBc dBc dBc dBV rms dBm
频率 = 320 MHz 电压增益 增益平坦度 噪声系数 输出IP3 IMD <sub>3</sub> 谐波失真 P1dB	320 MHz ± 20 MHz以内  f1 = 319.55 MHz, f2 = 320.45 MHz  f1 = 319.55 MHz, f2 = 320.45 MHz V <sub>OPHI</sub> - V <sub>OPL0</sub> = 1 V p-p (复合) 二阶, V <sub>OPHI</sub> - V <sub>OPL0</sub> = 1 V p-p 三阶, V <sub>OPHI</sub> - V <sub>OPL0</sub> = 1 V p-p 与线性增益的偏差为± 1 dB		39.0 ±0.15 7.4 +11.5 +11.5 -53 -47 -49 +1.0 +1.0		dB dB dB dBV rms dBm dBc dBc dBc dBV rms dBm

# AD8369

## 规格(续)

参数	条件	最小值	典型值	最大值	单位
频率 = 380 MHz					
电压增益	380 MHz ± 20 MHz 以内		38.5		dB
增益平坦度			±0.15		dB
噪声系数			7.8		dB
输出IP3	f1 = 379.55 MHz, f2 = 380.45 MHz		+8.5		dBV rms
IMD <sub>3</sub>	f1 = 379.55 MHz, f2 = 380.45 MHz, V <sub>OPHI</sub> - V <sub>OPL0</sub> = 1 V p-p (复合)		+8.5		dBm
谐波失真	二阶, V <sub>OPHI</sub> - V <sub>OPL0</sub> = 1 V p-p		-47		dBc
	三阶, V <sub>OPHI</sub> - V <sub>OPL0</sub> = 1 V p-p		-45		dBc
P1dB	与线性增益的偏差为 ± 1 dB		-49		dBc
			+0.5		dBV rms
			+0.5		dBm

规格如有变更恕不另行通知。

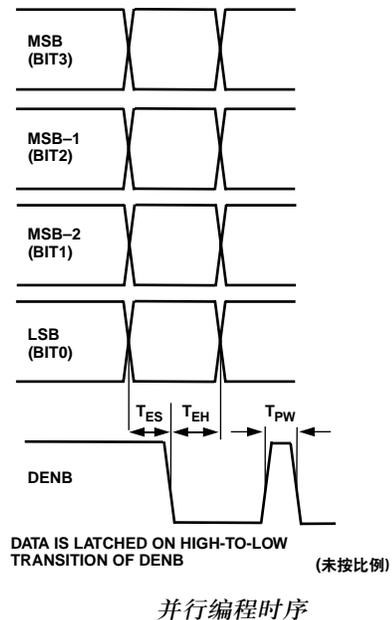
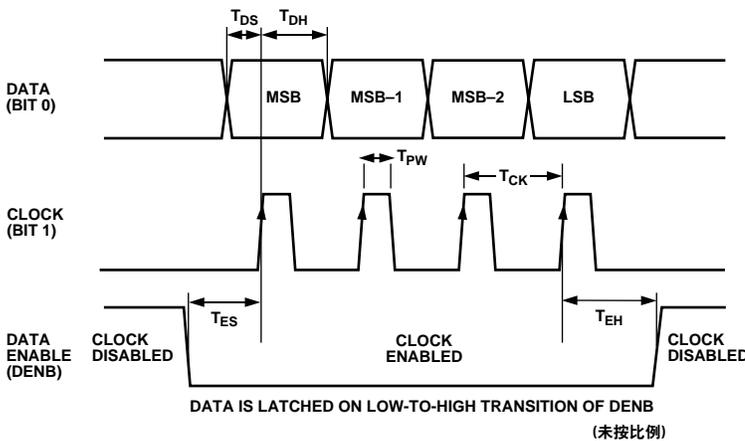
## 时序规格

串行编程时序要求 (V<sub>s</sub> = 5 V, T = 25°C)

参数	典型值	单位
最短时钟脉冲宽度 (T <sub>PW</sub> )	10	ns
最短时钟周期 (T <sub>CK</sub> )	20	ns
最短建立时间数据与时钟 (T <sub>DS</sub> )	2	ns
最短建立时间数据使能与时钟 (T <sub>ES</sub> )	2	ns
最短保持时间时钟与数据使能 (T <sub>EH</sub> )	2	ns
最短保持时间数据与时钟 (T <sub>DH</sub> )	4	ns

并行编程时序要求 (V<sub>s</sub> = 5 V, T = 25°C)

参数	典型值	单位
最短建立时间数据使能与数据 (T <sub>ES</sub> )	2	ns
最短保持时间数据使能与数据 (T <sub>EH</sub> )	2	ns
最短数据使能宽度 (T <sub>PW</sub> )	4	ns



**绝对最大额定值\***

电源电压 $V_S$ , VPOS .....	5.5 V
PWUP .....	$V_S + 200$ mV
BIT0、BIT1、BIT2、BIT3、DENB、SENB .....	$V_S + 200$ mV
输入电压, $V_{INH1} - V_{INLO}$ .....	4 V
输入电压, $V_{INH1}$ 或 $V_{INLO}$ 相对于COMM .....	4.5 V
输入电压, $V_{INH1} - V_{INLO}$ 相对于COMM .....	COMM - 200 mV
内部功耗 .....	265 mW
$\theta_{JA}$ .....	150°C /W
最高结温 .....	125°C
工作温度范围 .....	-40°C至+85°C
存储温度范围 .....	-65°C至+150°C
引脚温度范围(焊接, 60秒) .....	至300°C

\* 注意, 超出上述绝对最大额定值可能会导致器件永久性损坏。这只是强调的额定值, 不涉及器件在这些或任何其它条件下超出本技术规格指标的功能性操作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

表I. 典型电压增益与增益码的关系( $V_S = 5V$ ,  $f = 70$  MHz)

增益码	BIT3	BIT2	BIT1	BIT0	典型增益(dB) $R_L = 1$ k $\Omega$	典型增益(dB) $R_L = 200$ $\Omega$
0	0	0	0	0	-5	-10
1	0	0	0	1	-2	-7
2	0	0	1	0	1	-4
3	0	0	1	1	4	-1
4	0	1	0	0	7	2
5	0	1	0	1	10	5
6	0	1	1	0	13	8
7	0	1	1	1	16	11
8	1	0	0	0	19	14
9	1	0	0	1	22	17
10	1	0	1	0	25	20
11	1	0	1	1	28	23
12	1	1	0	0	31	26
13	1	1	0	1	34	29
14	1	1	1	0	37	32
15	1	1	1	1	40	35

**订购指南**

型号	温度范围	封装描述	封装选项
AD8369ARU	-40°C至+85°C	管装, 16引脚TSSOP	RU-16
AD8369ARU-REEL7	-40°C至+85°C	7"卷带和卷盘	
AD8369EVAL		评估板	

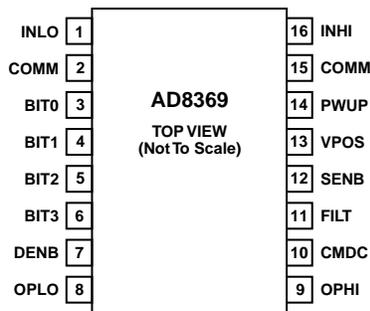
**警告**

ESD(静电放电)敏感器件。静电电荷很容易在人体和测试设备上累积, 可高达4000V, 并可能在没有察觉的情况下放电。尽管AD8369具有专有ESD保护电路, 但在遇到高能量静电放电时, 可能会发生永久性器件损坏。因此, 建议采取适当的ESD防范措施, 以避免器件性能下降或功能丧失。



# AD8369

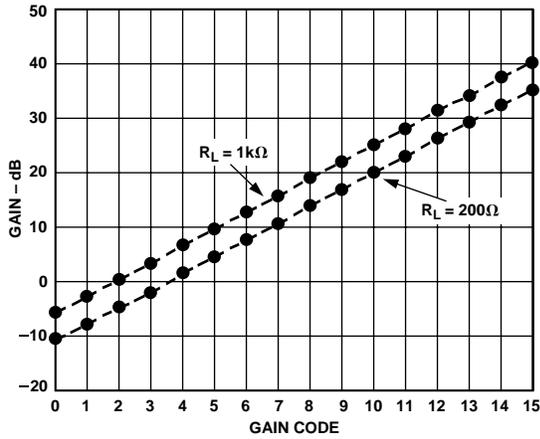
## 引脚配置



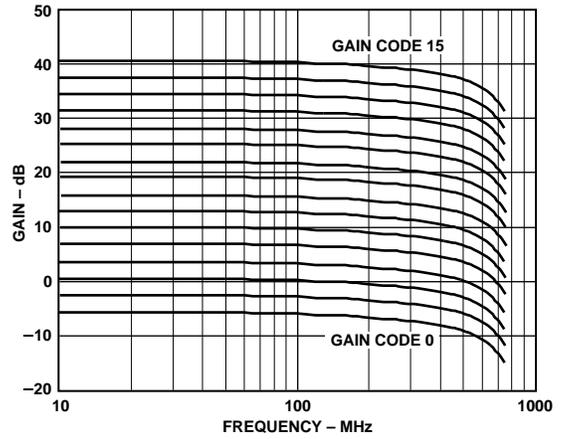
## 引脚功能描述

引脚编号	引脚名称	功能
1	INLO	平衡差分输入。内部偏置，应交流耦合。
2	COMM	器件通用。连接至低阻抗接地。
3	BIT0	增益选择最低有效位。串行工作模式下用作DATA输入信号。
4	BIT1	增益选择控制位。串行工作模式下用作CLOCK输入引脚。
5	BIT2	增益选择控制位。串行工作模式下无效。
6	BIT3	增益选择最高有效位。串行工作模式下无效。
7	DENB	数据使能引脚。向寄存器写入数据。详情参见“时序规格”。
8	OPLO	平衡差分输出。偏置到中间电源，应交流耦合。
9	OPHI	平衡差分输出。偏置到中间电源，应交流耦合。
10	CMDC	共模去耦引脚。将旁路电容连接至地，以便在已有内部去耦的基础上进一步实现共模电源去耦。
11	FILT	高通滤波器连接。用于设置高通转折频率。
12	SENB	串行或并行接口选择。连接SENB至VPOS，实现串行操作。连接SENB至COMM，实现并行操作。
13	VPOS	正电源电压， $V_s = +3\text{ V}$ 至 $+5.5\text{ V}$ 。
14	PWUP	上电引脚。连接PWUP至VPOS，为器件上电。连接PWUP至COMM以断电。
15	COMM	器件通用。连接至低阻抗接地。
16	INHI	平衡差分输入。内部偏置，应交流耦合。

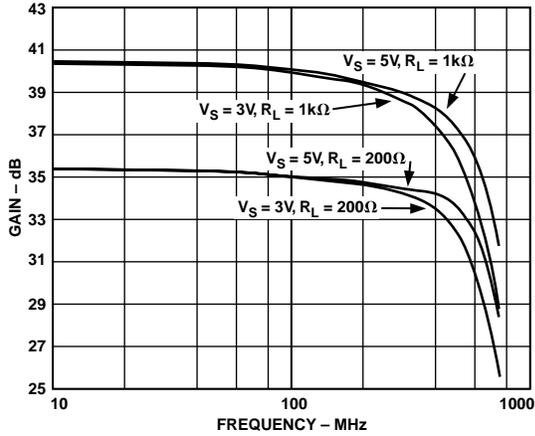
(除非另有说明,  $V_s = 5\text{ V}$ ,  $T = 25^\circ\text{C}$ ,  $R_s = 200\ \Omega$ , 最大增益。)



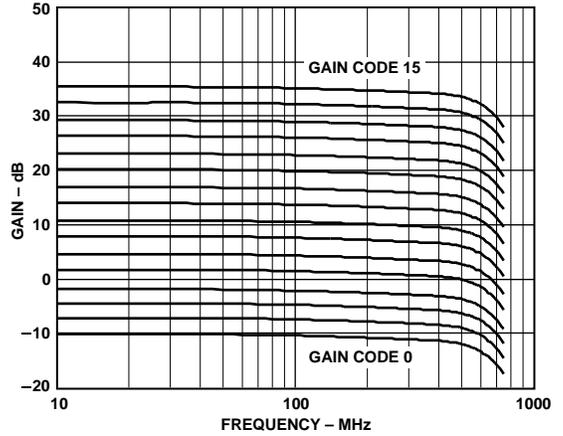
TPC 1. 增益与增益码的关系(70 MHz)



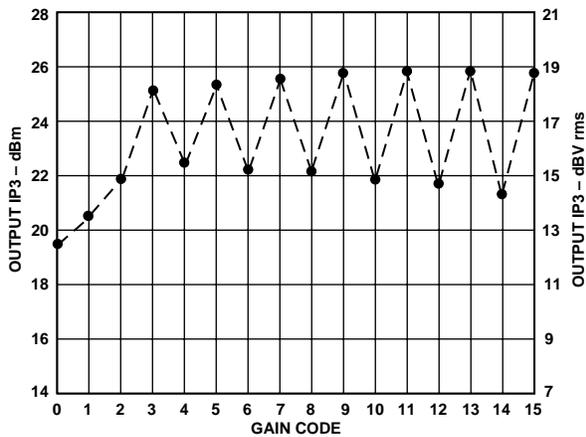
TPC 4. 增益与频率的关系  
(不同增益码,  $R_L = 1\text{ k}\Omega$ )



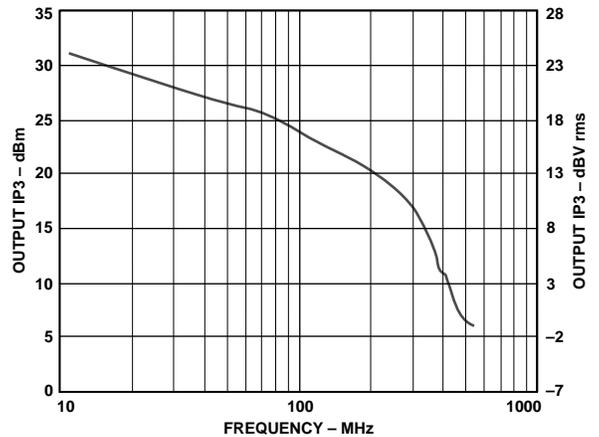
TPC 2. 最大增益与频率的关系  
(不同 $R_L$ 与电源条件下)



TPC 5. 增益与频率的关系  
(不同增益码,  $R_L = 200\ \Omega$ )

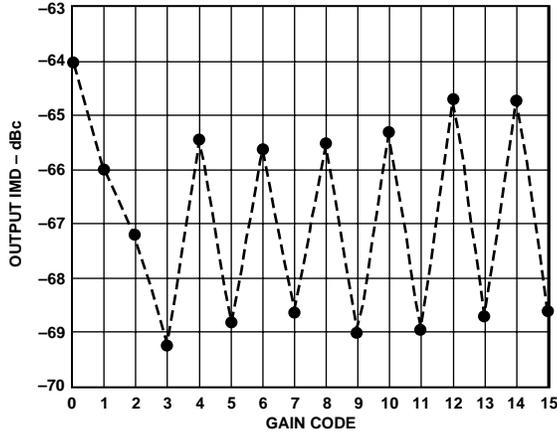


TPC 3. 输出IP3与增益码的关系  
(70 MHz,  $V_s = 5\text{ V}$ ,  $R_L = 200\ \Omega$ )

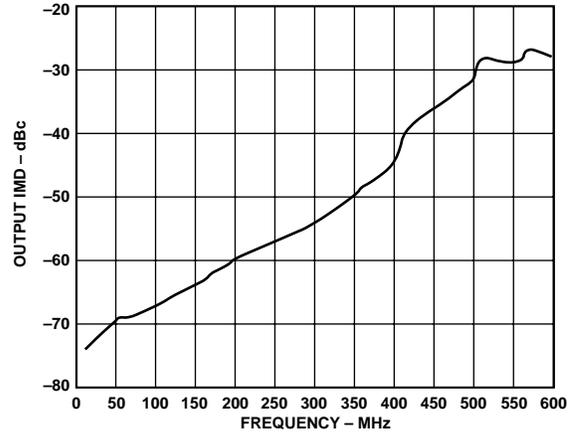


TPC 6. 输出IP3与频率的关系  
( $V_s = 5\text{ V}$ ,  $R_L = 200\ \Omega$ , 最大增益)

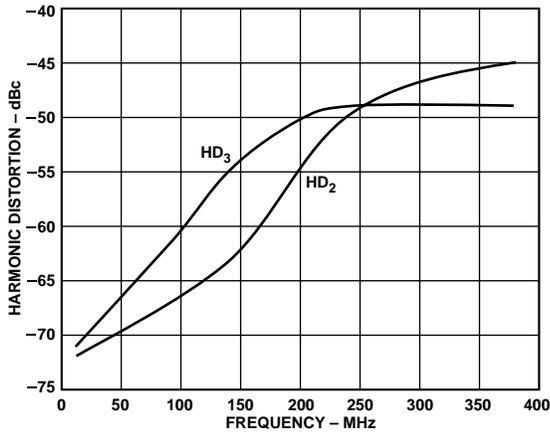
# AD8369



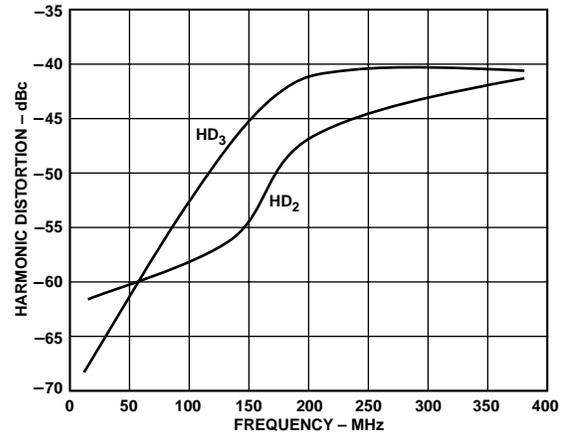
TPC 7. 双音,  $IMD_3$ 与增益码的关系(70 MHz,  $V_{OPHI} - V_{OPLO} = 1\text{ V p-p}$ ,  $V_S = 5\text{ V}$ ,  $R_L = 1\text{ k}\Omega$ )



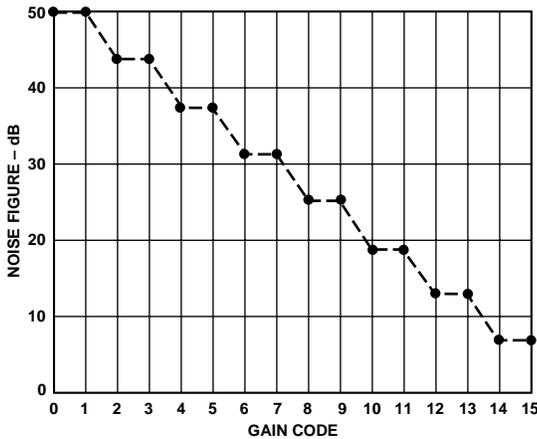
TPC 10. 双音 $IMD_3$ 与频率的关系( $V_{OPHI} - V_{OPLO} = 1\text{ V p-p}$ ,  $V_S = 5\text{ V}$ ,  $R_L = 1\text{ k}\Omega$ , 最大增益)



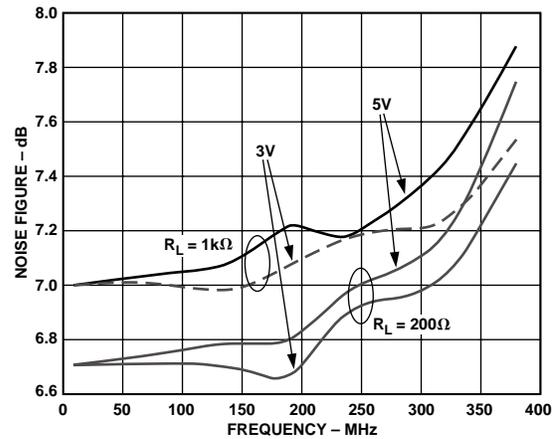
TPC 8. 谐波失真与频率的关系( $V_{OPHI} - V_{OPLO} = 1\text{ V p-p}$ ,  $V_S = 5\text{ V}$ ,  $R_L = 1\text{ k}\Omega$ , 最大增益)



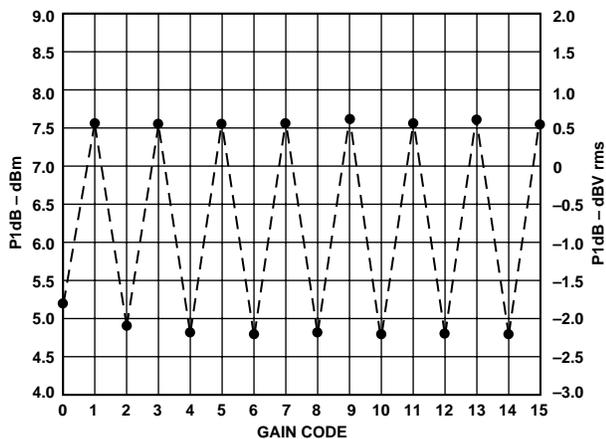
TPC 11. 谐波失真与频率的关系( $V_{OPHI} - V_{OPLO} = 1\text{ V p-p}$ ,  $V_S = 5\text{ V}$ ,  $R_L = 200\ \Omega$ , 最大增益)



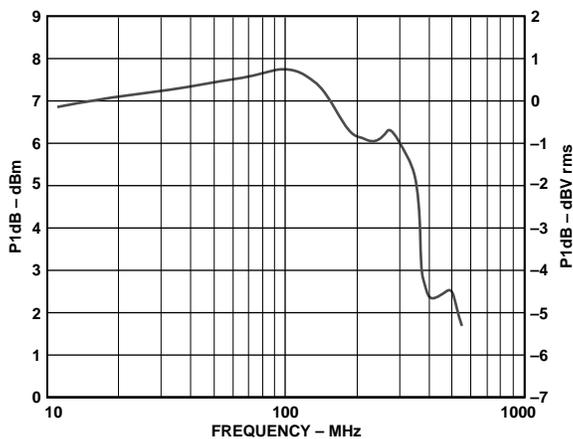
TPC 9. 噪声系数与增益码的关系(70 MHz,  $V_S = 5\text{ V}$ ,  $R_L = 200\ \Omega$ )



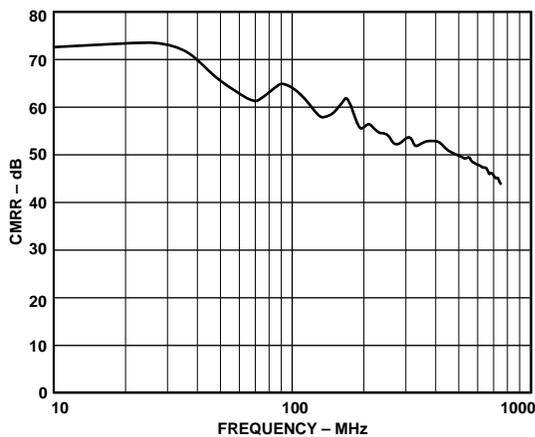
TPC 12. 噪声系数与频率的关系(不同 $R_L$ 与电源电压条件下, 最大增益)



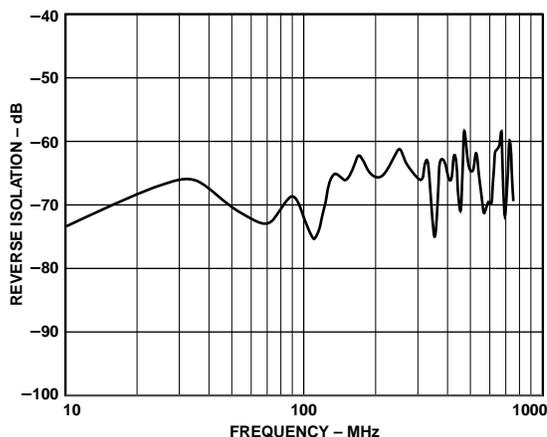
TPC 13. 输出P1dB与增益码的关系(70 MHz,  $V_s = 5 V$ ,  $R_L = 200 \Omega$ )



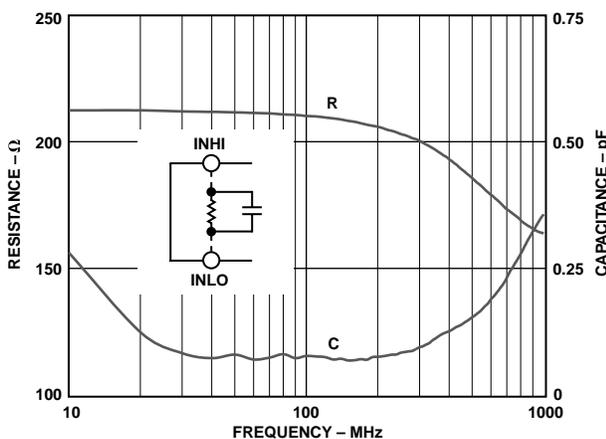
TPC 16. 输出P1dB与频率的关系 ( $V_s = 5 V$ ,  $R_L = 200 \Omega$ , 最大增益)



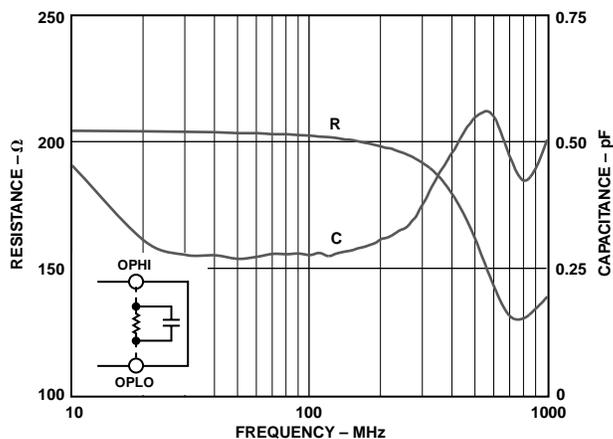
TPC 14. 共模抑制比与频率的关系(最大增益,  $V_s = 5 V$ ,  $R_L = 200 \Omega$ , 参考“附录”中的定义)



TPC 17. 反向隔离与频率的关系 (最大增益,  $V_s = 5 V$ ,  $R_L = 200 \Omega$ , 参考“附录”中的定义)

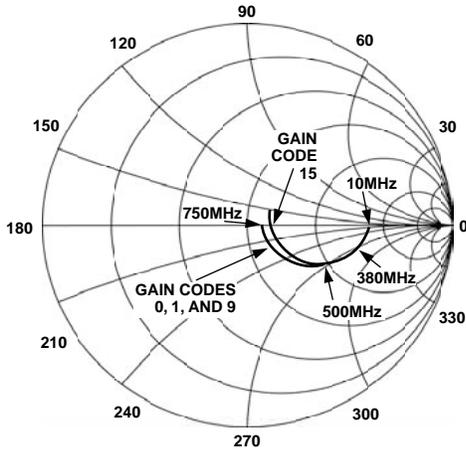


TPC 15. 等效输入电阻和电容与频率的关系(最大增益)

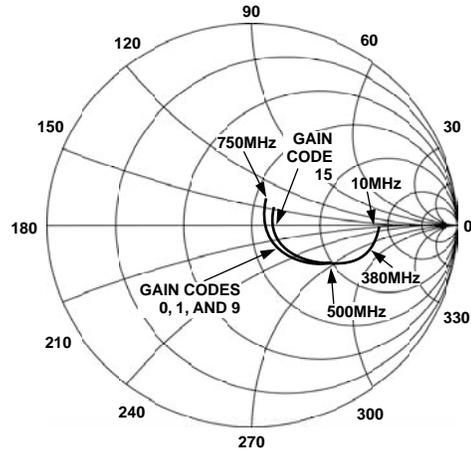


TPC 18. 等效输出电阻和电容与频率的关系(最大增益)

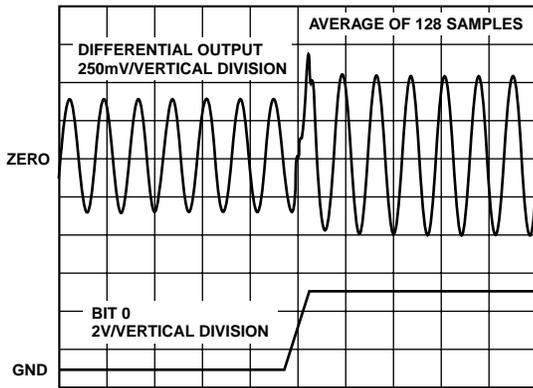
# AD8369



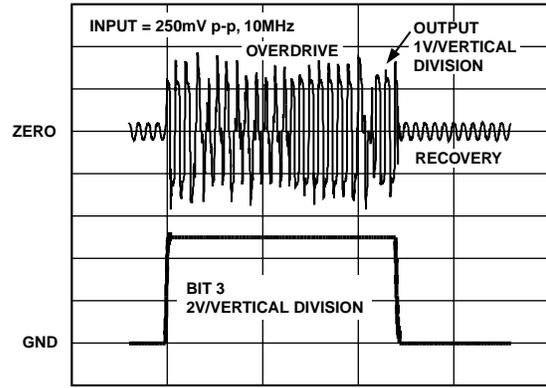
TPC 19. 差分输入反射系数( $S_{11}$ ,  $Z_o = 50 \Omega$ 差分, 选定增益码)



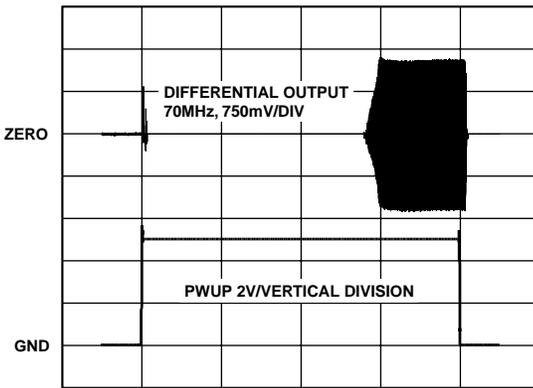
TPC 22. 差分输出反射系数( $S_{22}$ ,  $Z_o = 50 \Omega$ 差分, 选定增益码)



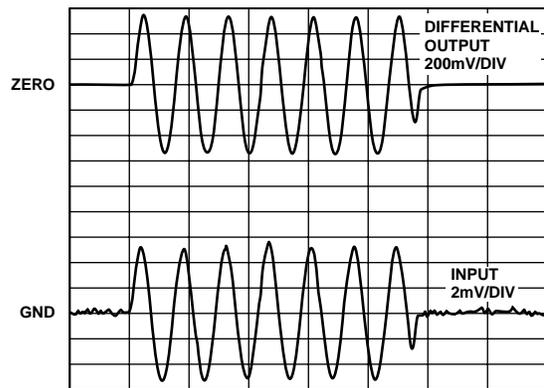
TPC 20. 增益步进时域响应(3 dB步进,  $V_s = 5 V$ ,  $R_L = 1 k\Omega$ , 并行透明模式)



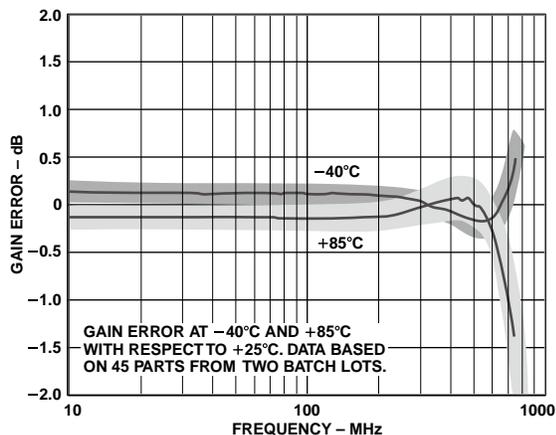
TPC 23. 过驱恢复(最大增益,  $V_s = 5 V$ ,  $R_L = 1 k\Omega$ , 并行透明模式)



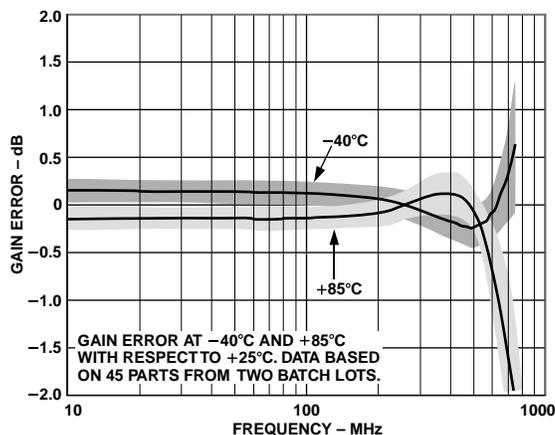
TPC 21. PWUP时域响应 (最大增益,  $V_s = 5 V$ ,  $R_L = 1 k\Omega$ )



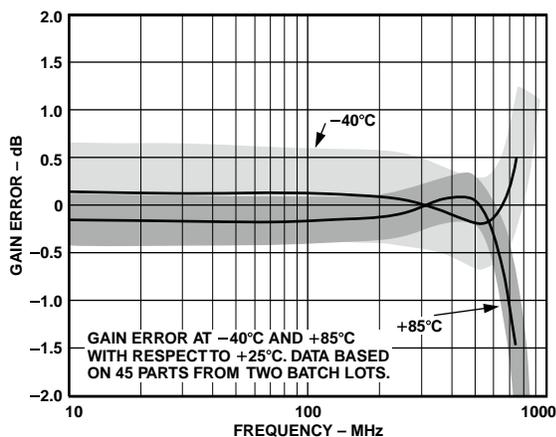
TPC 24. 脉冲响应 (最大增益,  $V_s = 5 V$ ,  $R_L = 1 k\Omega$ )



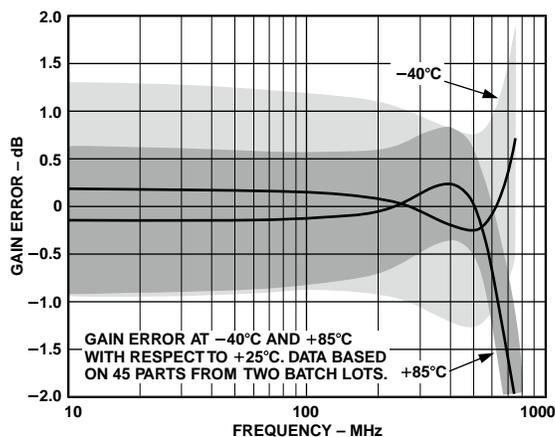
TPC 25. 温度改变导致的增益误差与频率的关系 (均值任一侧 $3\sigma$ ,  $V_s = 5\text{ V}$ ,  $R_L = 1\text{ k}\Omega$ , 最大增益)



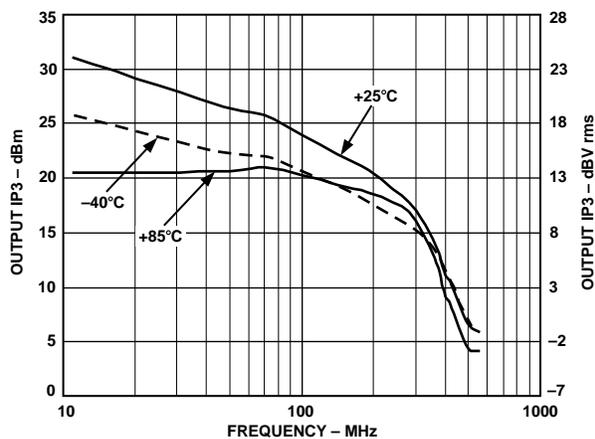
TPC 28. 温度改变导致的增益误差与频率的关系 (均值任一侧 $3\sigma$ ,  $V_s = 5\text{ V}$ ,  $R_L = 200\ \Omega$ , 最大增益)



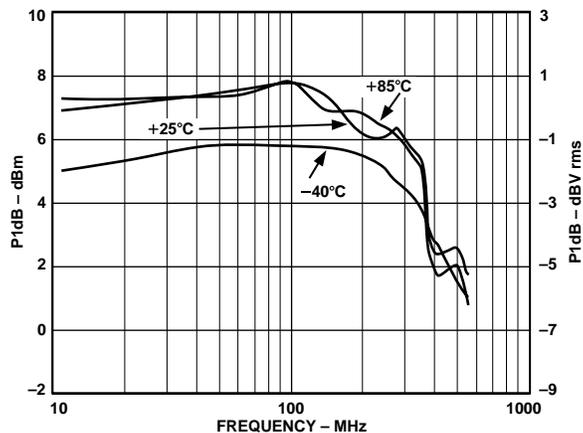
TPC 26. 温度改变导致的增益误差与频率的关系 (均值任一侧 $3\sigma$ ,  $V_s = 3\text{ V}$ ,  $R_L = 1\text{ k}\Omega$ , 最大增益)



TPC 29. 温度改变导致的增益误差与频率的关系 (均值任一侧 $3\sigma$ ,  $V_s = 3\text{ V}$ ,  $R_L = 200\ \Omega$ , 最大增益)

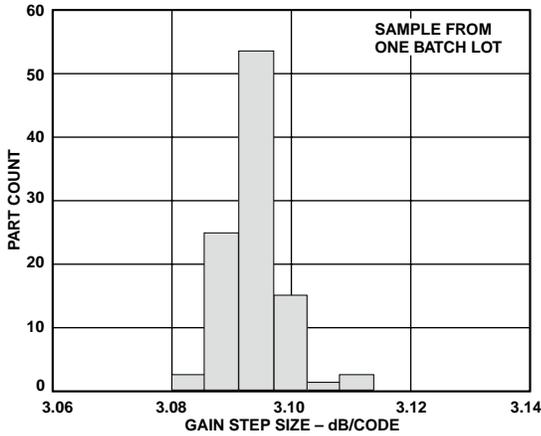


TPC 27. IP3与频率的关系(不同温度,  $V_s = 5\text{ V}$ ,  $R_L = 200\ \Omega$ , 最大增益)

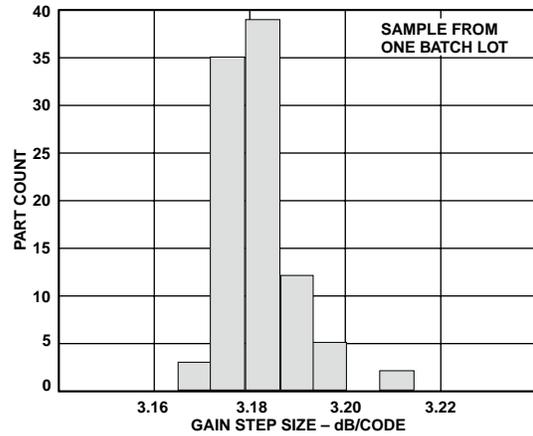


TPC 30. 输出P1dB与频率的关系(不同温度,  $V_s = 5\text{ V}$ ,  $R_L = 200\ \Omega$ , 最大增益)

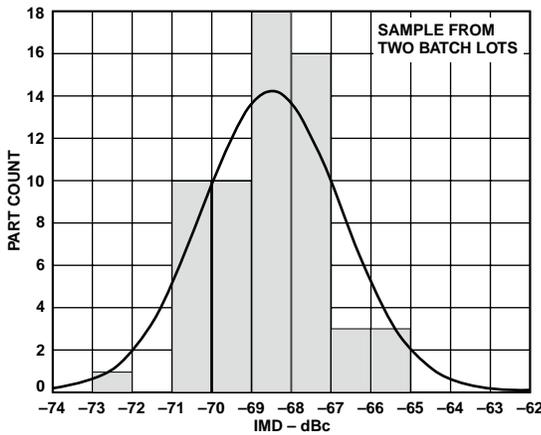
# AD8369



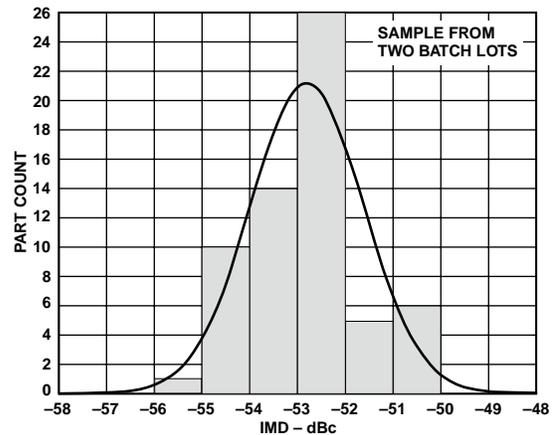
TPC 31. 增益步长分布(70 MHz,  $V_s = 5\text{ V}$ )



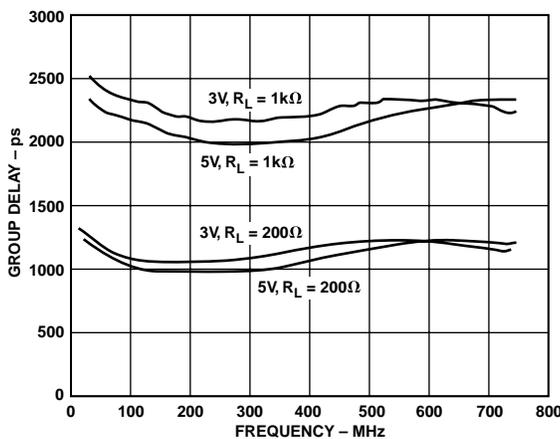
TPC 34. 增益步长分布(320 MHz,  $V_s = 5\text{ V}$ )



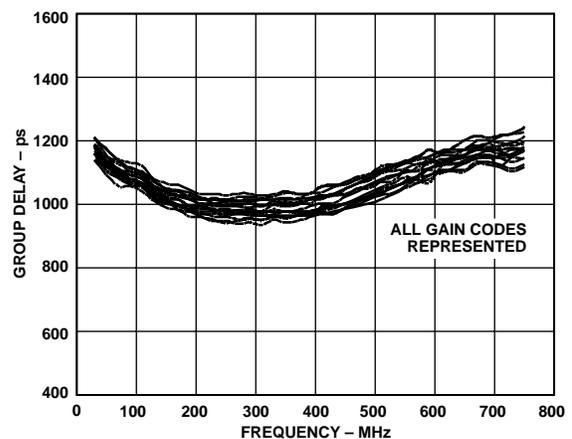
TPC 32.  $IMD_3$ 分布(70 MHz,  $R_L = 1\text{ k}\Omega$ ,  $V_{OPHI} - V_{OPLO} = 1\text{ V p-p}$ 复合,  $V_s = 5\text{ V}$ , 最大增益)



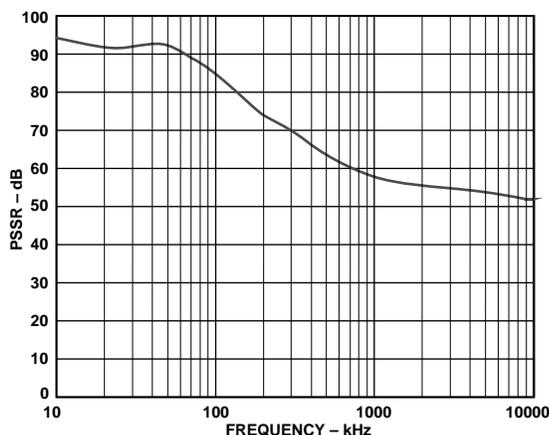
TPC 35.  $IMD_3$ 分布(320 MHz,  $R_L = 1\text{ k}\Omega$ ,  $V_{OPHI} - V_{OPLO} = 1\text{ V p-p}$ 复合,  $V_s = 5\text{ V}$ , 最大增益)



TPC 33. 群延迟与频率的关系  
(不同 $R_L$ 与电源电压条件下, 最大增益)



TPC 36. 群延迟与频率的关系(不同增益码,  $V_s = 5\text{ V}$ ,  $R_L = 1\text{ k}\Omega$ , 最大增益)



TPC 37. 电源抑制比( $V_S = 5\text{ V}$ ,  
 $R_L = 1\text{ k}\Omega$ , 最大增益)

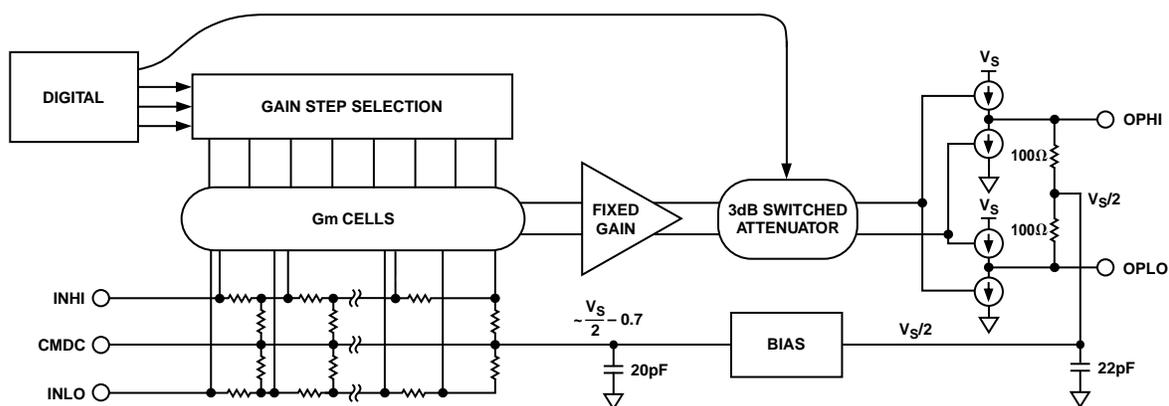


图1. 一般框图(控制与信号路径为差分)

## 工作原理

AD8369是数字控制全差分VGA，基于ADI公司专利X-AMP架构的一个变种而构建(图1)。它在45 dB范围内提供精确的增益控制，-3 dB带宽为恒定的600 MHz。

3 dB增益步进可通过用户可选并行或串行模式数字接口控制。使用单个引脚(SENB)选择模式。AD8369设计用于在全差分系统中实现最优工作性能，虽然该器件也可采用单端工作模式。其标称输入和输出阻抗为200  $\Omega$ 。

### 输入衰减器和输出3 dB步进

AD8369由七级R-2R电阻梯网络(八个抽头)和一个选定的Gm级，后接一个固定增益差分放大器组成。电阻梯提供42 dB总衰减，步进为6 dB。使用第一个抽头将完整信号施加到放大器上；则在第二个抽头处，信号降低6 dB，以此类推。在固定增益放大器的输出端引入额外的3 dB插值增益步进，提供45 dB全增益范围。

### 固定增益放大器

固定增益放大器通过选定的Gm单元，由R-2R电阻梯网络的抽头点驱动。输出级是一对互补电流源，加载内部100  $\Omega$ 电阻并

连接交流地，提供200  $\Omega$ 差分输出阻抗。AD8369的低频增益可通过下式近似算得：

$$\frac{V_{OUT}}{V_{IN}} = 0.6 \left( \frac{200R_L}{200 + R_L} \right) \left( \frac{1}{\sqrt{2}^{(15-n)}} \right)$$

其中， $R_L$ 是外部负载电阻，单位为 $\Omega$ ； $n$ 是增益码；0是最小增益码，15是最大增益码。外部电阻与内部200  $\Omega$ 输出电阻并联连接，影响总增益和峰值输出摆幅。注意，外部负载不影响增益步长。

### 输入和输出接口

AD8369差分输入与输出接口的直流工作点内部偏置。输入INHI和INLO偏置到二极管并下降至 $V_S/2$ 以下(5 V正电源时约为1.7 V)，以满足隔离和裕量限制，同时输出OPHI和OPLO对中至电源中点 $V_S/2$ 以提供最大输出摆幅。

缓冲内部 $V_S/2$ 基准电压和CMDC基准电压，并通过内部电容去耦至地。内部偏置电压从该 $V_S/2$ 基准电压获取，并施加到引脚CMDC以便去耦至地。建议连接CMDC和COMM的外部电容采用0.01  $\mu\text{F}$ 或更大数值，以降低AD8369的输入共模阻抗，改善单端操作性能。

# AD8369

信号必须通过一对电容或一个变压器在输入端交流耦合。当源没有接地直流路径时(比如SAW滤波器),可能无需使用这些器件。驱动直流接地负载时,输出可能需要隔直电容;但只要共模电平兼容,便可将其直接耦合至ADC。

输入和输出电阻加上任意外部交流耦合电容组成高通滤波器;耦合电容的选择应使低频下的信号滚降最小化。例如,使用0.1 μF输入耦合电容驱动100 Ω输入节点(200 Ω差分),则-3 dB高通转折频率为:

$$\frac{1}{2\pi(10^{-7})(100)} = 16 \text{ kHz}$$

需注意,输入和输出电阻受工艺变化的影响范围最高可达±20%。当采用有限阻抗驱动或加载时,会影响高通转折频率和总增益(参见“降低增益对输入和输出阻抗变化的敏感度”部分)。

## 噪声和失真

这类VGA在部署后的共同点是,有效噪声系数性能会随着增益下降而下降。AD8369使用固定增益放大器,具有某些固定的噪声谱密度,并前接衰减器。因此,每个抽头点使噪声系数增加6 dB,全增益时的起始点为7 dB。

然而,与压控放大器必须调用信号路径上的非线性元件不同的是,步进-增益放大器的失真可以非常低,并与增益设置基本无关。注意,后置放大器的3 dB步进不影响噪声性能,但会影响输出三阶交调节点(OIP3)。参见TPC 3和TPC 9。

## 失调控制环路

AD8369使用控制环路将输入端的失调调零。若保持这些失调的未校正状态,则它们与AD8369的增益结合,会降低输出端的可用电压摆幅。控制环路对差分输出电压误差进行采样,并将调零电流回馈输入级。该环路的标称高通转折频率内部设置为520 kHz,但其受工艺变化的影响范围最高可达±20%。通过在FILT引脚与地之间加入一个外部电容,并使其与内部30 pF电容并联,便可降低此转折频率。例如,0.1 μF外部电容能降低30/100,030倍高通转折频率,使其约等于156 Hz。该频率应选用至少比输入频谱中目标分量最低值还要低十倍的数值。

## 数字控制

通过串行或并行接口控制AD8369的增益,如图2所示;通过SENB引脚选择串行或并行工作模式。将SENB设为逻辑低电平(< V<sub>S</sub>/2)可选中并行工作模式,而SENB设为逻辑高电平(> V<sub>S</sub>/2)则选中串行工作模式。AD8369集成两个控制寄存器:一个增益控制寄存器和一个移位寄存器。增益控制寄存器锁存数据,用来设置放大器增益。移位寄存器由四个触发器组成,可接收串行数据流。

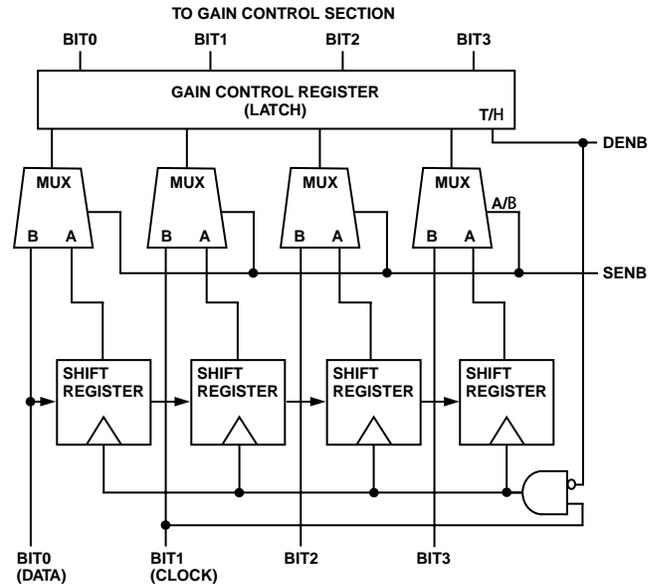


图2. 数字接口框图

并行工作模式下,在引脚BIT3至BIT0上施加4位并行数据,然后通过多路复用器传输至增益控制寄存器。数据在DENB输入的下沿锁存至增益控制寄存器,且应满足额定建立与保持时间。如果此引脚保持高电平(> V<sub>S</sub>/2),则并行数据中的任何变化都会导致经传播延迟之后的增益变化。这称为透明工作模式。如果DENB保持低电平,则增益控制寄存器中的最后4位字将保持锁定,而无论数据输入信号如何。

在串行工作模式下,BIT0引脚用作数据输入,而BIT1引脚用作时钟输入。当DENB为低电平时,数据在时钟上升沿载入串行移位寄存器。由于已经观察到所需的建立与保持时间,时钟的四次上升沿转换将完全加载移位寄存器。移位寄存器中的4位字在DENB上升沿输入增益控制寄存器。当此引脚为高电平时,关断移位寄存器的时钟输入。拉低DENB后,移位寄存器时钟再次使能,且使能时钟之前的最后4位字将锁存至增益控制寄存器。这样可以加载新的4位增益控制字而不中断信号路径。数据仅在DENB变为高电平时从移位寄存器传输至增益控制寄存器。如果数字控制引脚无任何连接,则内部40 kΩ电阻将这些引脚拉至AD8369设为其最小增益条件的电平。

上电或芯片使能时,如果AD8369处于并行模式且DENB为低电平,则增益控制寄存器的状态不确定。为了避免这种情况,采用并行模式时,上电期间应使DENB上存在有效数据并保持高电平。在串行模式下,增益控制接口上的数据采用与DENB引脚无关的随机增益码上电。串行工作模式要求至少四个时钟周期,以及DENB从低电平至高电平的转换,这样增益控制寄存器中的数据才是有效的。

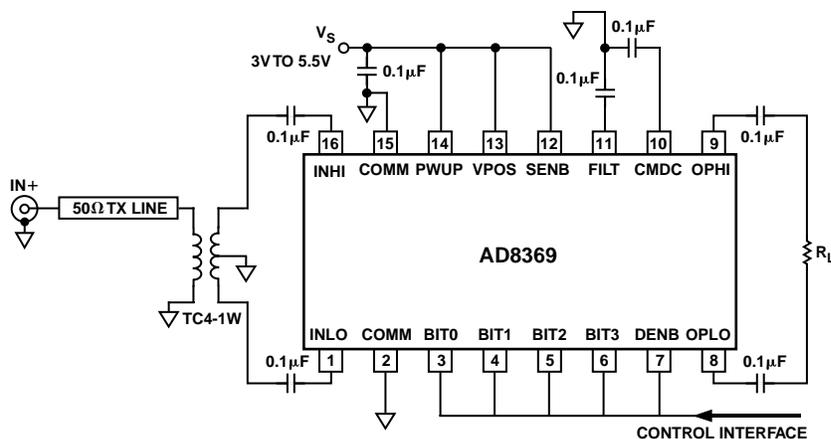


图3. 基本连接

### 基本连接

图3显示AD8369实现基本工作所需的最少连接。支持+3 V至+5.5 V范围内的电源电压。VPOS引脚电源应与至少一个0.1 μF的低电感、表面贴装陶瓷电容相连，以便去耦。电容应尽可能靠近器件。将100 pF电容并联连接，并将4.7 Ω电阻与电源串联连接，可实现更有效的去耦。必须注意压降。如果要求提供较小的压降，则铁氧体磁珠是比电阻更好的选择。

### 输入-输出接口

使用1:2匝数比变压器可实现宽带50 Ω输入端接阻抗，如图3所示。它还能用来在AD8369输入端将单端输入信号转换至平衡差分形式。

与所有高频应用相同，应仔细设计PCB走线，将走线阻抗保持在输入引脚上方的位置，如“PCB布局考虑”部分所述。

### 降低增益对输入和输出阻抗变化的敏感度

上述器件间的增益不同原则上可通过调节源和负载加以消除。

AD8369输入电阻与源电阻，以及输出电阻与负载电阻的函数关系可定义如下：

$$R_{SOURCE} = \alpha (R_{INPUT})$$

$$R_{OUTPUT} = \alpha (R_{LOAD})$$

对于50 Ω源阻抗来说， $\alpha = 0.25$ 。因此，若针对变动的灵敏度为零，则负载电阻必须为800 Ω。简化表示为：

$$(R_{SOURCE}) (R_{LOAD}) = (R_{INPUT}) (R_{OUTPUT}) = 200^2$$

一般而言，每个接口都有损耗系数 $1/(1+\alpha)$ ，因此，由于加载源和输出而产生的总增益下降为 $40 \log_{10}(1 + \alpha)$ 。这种情况下，各接口的输入和输出损耗系数为0.8(1.94 dB)，因此总增益下降3.88 dB。

### 采用单端源工作

虽然使用经过良好平衡的输入驱动AD8369具有独特的好处(比如高频下的失真和增益)，当单端源直接交流耦合至引脚INHI，并且引脚INLO通过第二个电容交流接地时，通常也能实现满意的工作性能。这种工作模式利用了输入系统的良好HF共模抑制能力。与其他情况一样，以保证低频下的传输能力为标准选择电容值。

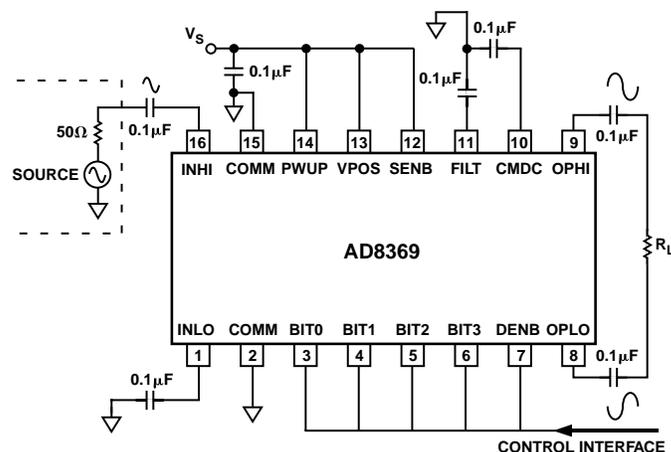


图4. 单端至差分应用示例

# AD8369

例如，假设图4中的输入信号是一个140 MHz正弦信号，来自以地为参考的50 Ω源。在此频率下，0.1 μF耦合电容具有极低的电抗(11 mΩ)，从而所有交流电压最终都将送往AD8369的差分输入端。显然，除了使用数值够大的耦合电容，用来扩展失调控制环路低频范围的外部电容 $C_{FILT}$ 同样必须足够大，防止失调控制环路试图跟踪交流信号的波动。

## 与ADC接口

AD8369可用于在直接中频采样接收器应用中有效增加ADC的动态范围。图5提供了一个与ADC接口的示例，该ADC设计用于70 MHz中频。它由低通滤波器组成，可衰减谐波，同时提供200 Ω至1 kΩ的阻抗转换。该阻抗转换可让AD8369在远低于其通带范围内峰值输出摆幅的情况下工作，极大地减少了失真。

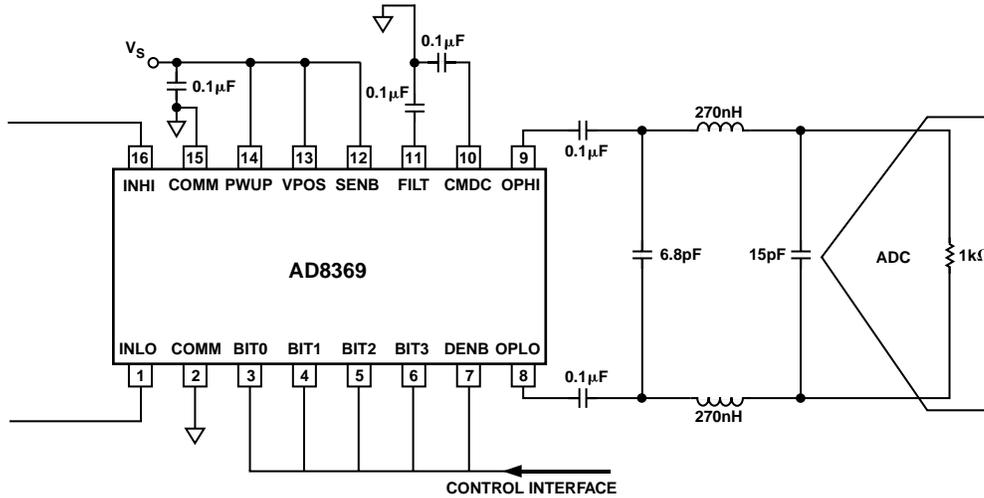


图5. AD8369与ADC接口

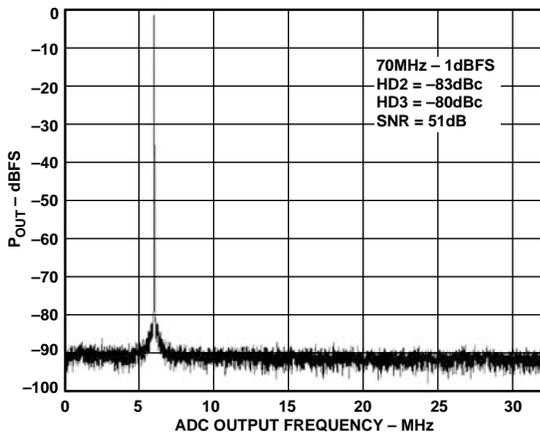


图6. 单音, 70 MHz, -1 dBFS

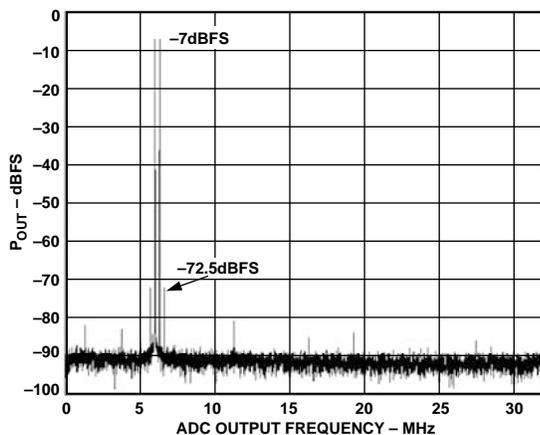


图7. 双音, 70 MHz, 70.3 MHz, -7 dBFS

高性能14位ADC AD6645用于演示，该器件采样速率为64 MSPS，满量程输入范围为2.2 V p-p。该配置通常可实现51 dB SNR以及几乎-90 dBFS SFDR。图6显示AD8369 FFT在-1 dBFS(即2 V p-p)时，于ADC输入端提供单音，其HD2为-83 dBc，而HD3为-80 dBc。图7显示双音三阶交调失真电平为-65.5 dBc。

## PCB布局考虑

AD8369的每一个输入和输出引脚相对于相应交流地均具有100 Ω电阻。为了确保印刷电路板不至于对信号完整性产生过多影响，相关连接走线应向接地平面提供100 Ω特性阻抗。通过适当布局布线即可实现该目标。图8显示PCB截面，表II显示可提供100 Ω线路阻抗的尺寸。

表II. 在FR-4中产生100 Ω特性阻抗微带线所需的尺寸

$\epsilon_r$ (FR-4)	4.6
W	22 mils
H	53 mils
T	2.1 mils

采用受控阻抗对RF走线进行布局时的关键考虑因素有：

- 接地层到信号走线每一侧都应留出至少3条线路的宽度，以保证形成微带线(垂直电介质)，而不是形成共面导波(横向电介质)。
- 确保微带线宽度不变，并且沿线路长度上的断续(元件焊盘等)尽可能少。宽度的变化会造成线路上发生阻抗断续，导致干扰反射。
- 信号线上不要使用丝印，因为丝印会改变线路阻抗。
- 保持输入和输出连接线的长度尽可能短。

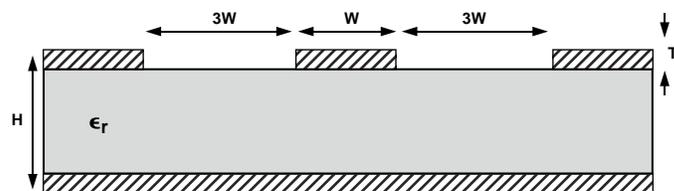


图8. PCB截面图

AD8369包含数字和模拟部分。应仔细确保数字和模拟部分在PCB上正确隔离。对每部分分别使用接地层，并通过铁氧体磁珠电感在一点上连接接地层，可以确保数字脉冲不会反过来影响AD8369的模拟部分。

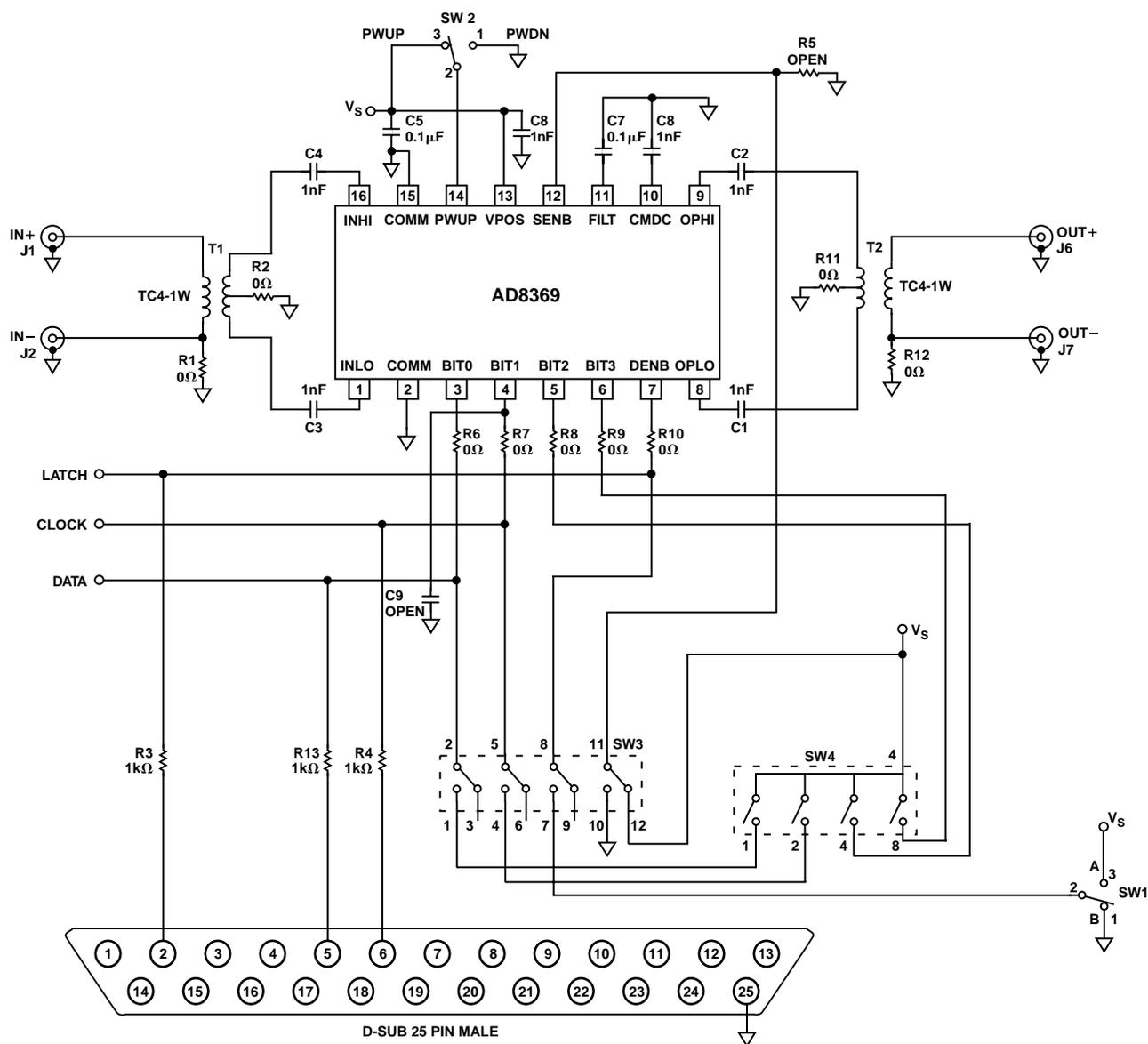


图9. 评估板原理图

# AD8369

## 评估板

评估板允许使用标准50 Ω测试设备对AD8369进行测试。评估板原理图如图9所示。变压器T1和T2用来将50 Ω源和负载阻抗转换为需要的200 Ω基准电平。这样可让器件在宽带模式下工作，无需密切关注阻抗匹配(见表III)。

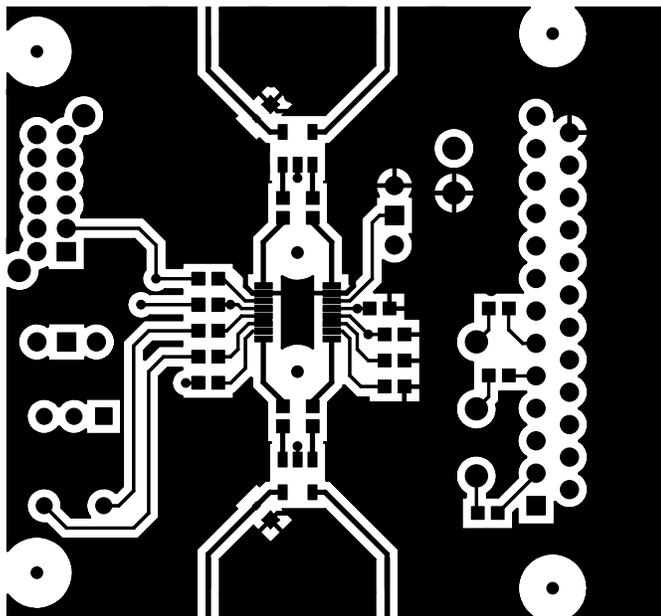


图10. 评估板布局布线

## 评估板软件

评估板与AD8369控制软件一并提供，支持大部分计算机提供的串行增益控制。评估板通过线缆连接计算机的并行端口。只需调节控制软件的滑块，即可自动将增益码更新至AD8369。在某些较老的PC上，DATA、CLOCK和LATCH上的VPOS可能需要使用5 kΩ上拉电阻，具体取决于端口收发器的能力。

有必要将评估板上的SW3设为“SER”，以便让控制软件正常工作。

评估软件界面屏幕截图如图11所示。

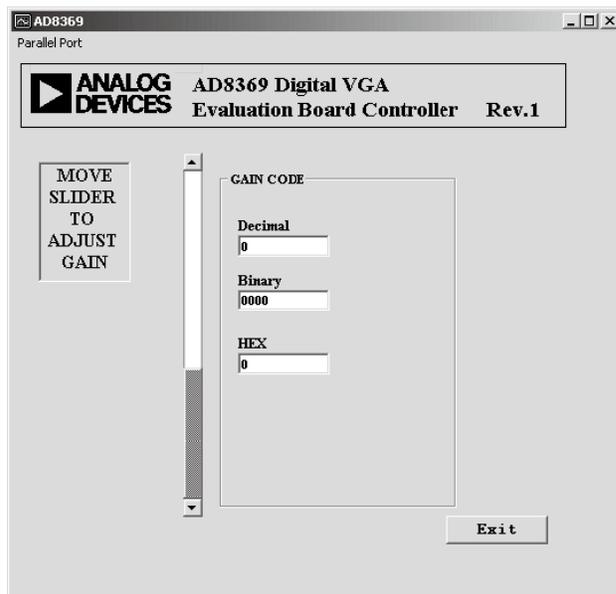


图11. 评估软件界面

表III. AD8369评估板配置选项

元件	功能	默认条件
VPOS, GND	电源和接地矢量引脚	不适用
SW1	数据使能：串行工作模式时设为位置A，并行工作模式时设为位置B。	不适用
SW2	器件使能：PWDN位置时，PWUP引脚接地，AD8369禁用。开关处于PWUP位置时器件使能，PWUP引脚连接至VPOS。	不适用
SW3, R5	串行/并行选择。开关处于SER位置时，器件响应来自连接器P1的串行控制输入。PAR位置可实现并行工作模式。0 $\Omega$ 电阻放置在R5位置即可将器件硬连线为并行工作模式。	不适用 R5 = 开路(尺寸0603)
SW4	并行接口控制。在并行工作模式下用来将BIT0至BIT3硬连线至需要的增益码。开关用作十六进制转二进制编码器(增益码0 = 0000，增益码15 = 1111)。	不适用
J1, J2, J6, J7	输入和输出信号连接器。这些SMA连接器提供了评估板与50 $\Omega$ 测试设备之间方便的接口。	不适用
C1, C2, C3, C4	交流耦合电容。提供输入和输出信号的交流耦合。	C1、C2、C3、C4 = 1 nF(尺寸0603)
T1, T2	阻抗变压器。用来将200 $\Omega$ 输入和输出阻抗转换为50 $\Omega$ 。	T1、T2 = TC4-1W (MiniCircuits)
R1, R2, R11, R12	单端或差分。R2和R11用来将变压器T1和T2上次级绕组的中心抽头接地。用于单端应用时，R1和R12应当用来将J2和J7接地。差分工作时应当移除R1和R12。	R1、R2、R11、R12 = 0 $\Omega$ (尺寸0603)
R6, R7, R8, R9, R10	控制接口电阻。每个控制接口信号的简单串联电阻。	R6、R7、R8、R9、 R10 = 0 $\Omega$ (尺寸0603)
C5, C6, C8	电源去耦。标称电源去耦由0.1 $\mu$ F接地电容和1 nF接地电容并联组成，尽可能靠近器件放置。C8提供输入共模电压的额外去耦。	C5 = 0.1 $\mu$ F(尺寸0603) C6 = C8 = 1 nF (尺寸0603)
C7	高通滤波器电容。用来设置输出的高通转折频率。	C7 = 0.1 $\mu$ F(尺寸0603)
C9	时钟滤波器电容。某些打印机端口可能需要，以最大程度减少过冲。采用由R7和C9组成的简单滤波器网络，可使时钟波形更为平滑。可能需要进行几次试验才能确定最优值。	C9 = 开路(尺寸0603)

# AD8369

## 附录

### 特性设备

使用两组自动化特性设备获取本数据手册中的主要信息。

Agilent N4441A平衡测量系统用来获得增益、相位、群延迟、反向隔离、CMRR和S参数信息。除了S参数信息，还使用T衰减器焊盘来实现该仪器仪表端口的50 Ω阻抗与AD8369的匹配。

Anritsu MS4623B “Scorpion”矢量网络分析仪通过匹配巴伦和衰减器网络，获取非线性的IMD<sub>3</sub>、IP3和P1dB测量结果。

### 选定参数定义

本特性化中，共模抑制比(TPC 14)定义为：

$$\frac{\text{差模, 正向增益}}{\text{共模, 正向增益}}$$

其中，分子是输出端由于输入端差分源导致的差分负载增益，分母是输出端由于输入端共模源导致的共模负载增益。至于混合模式S参数，则等于：

$$\frac{SDD_{21}}{SCC_{21}}$$

反向隔离(TPC 17)定义为SDD12。

有关混合模式S参数的更多信息，请参考“Bockelman, D.E.和 Eisenstadt, W.R.的“差分与共模散射组合参数：理论与仿真”。IEEE 微波理论与技术会刊，第43卷，第7期，1530 (1995年7月)”。

### 复合波形假设

本数据手册中的非线性双音测量(比如IMD<sub>3</sub>和IP3)基于输出端的固定值复合波形假设——通常是1 V p-p。目标频率表示需要使用RF测试设备，而且由于此设备通常并非针对以V为单位的操作而是W和dBm，因此作了一个假设来简化设备的设置与操作。

两个正弦信号音可以表示为：

$$V_1 = \sin(2\pi f_1 t)$$

$$V_2 = \sin(2\pi f_2 t)$$

单音平均电压为：

$$\sqrt{\frac{1}{T} \int_0^T (V_1)^2 dt} = \frac{1}{\sqrt{2}}$$

其中，T表示波形周期。双音复合信号平均电压为：

$$\sqrt{\frac{1}{T} \int_0^T (V_1 + V_2)^2 dt} = 1$$

因此，每个信号音对平均复合幅度的贡献为1/2，单位为V。可以看到，此复合波形的平均功率比单音大两倍(或3dB)。这项原则可用来设置dBm发生器的正确输入幅度；并且如果两个信号音幅度相等、频率范围内距离不超过1%，则这项原则成立。

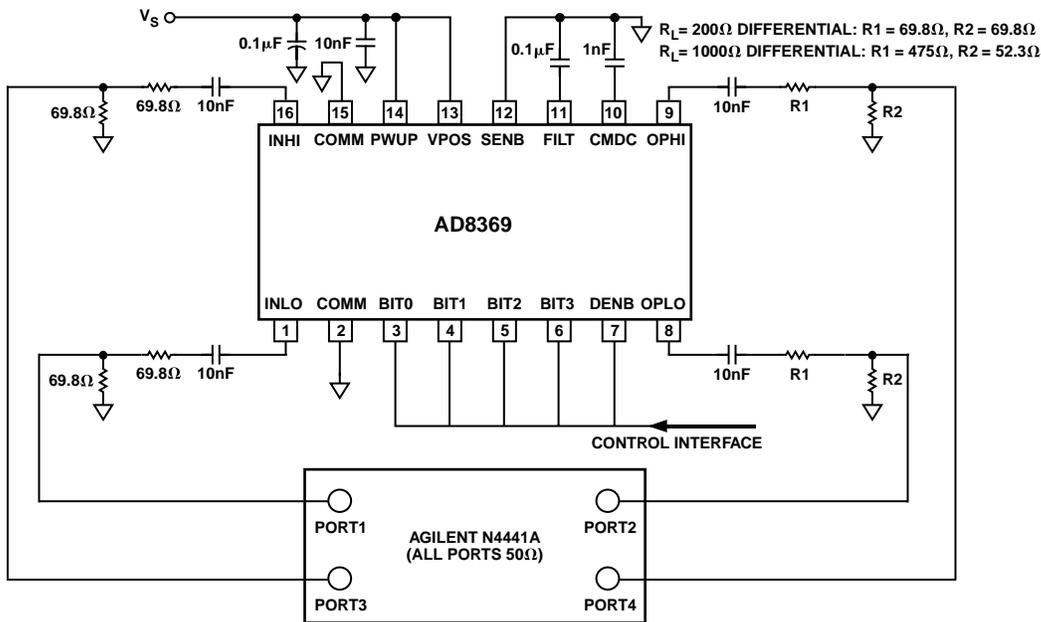


图12. 平衡测量系统设置

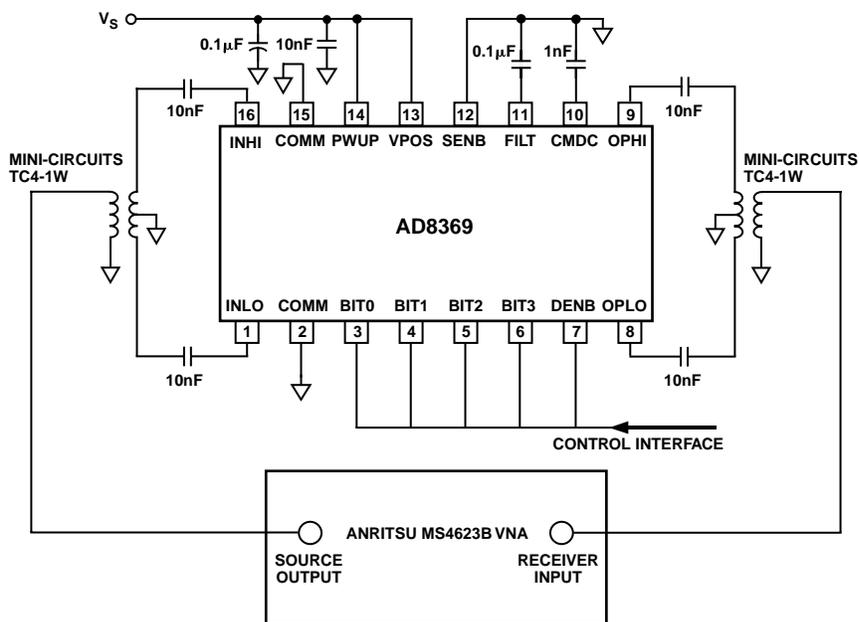


图13. 矢量网络分析仪设置(200 Ω)

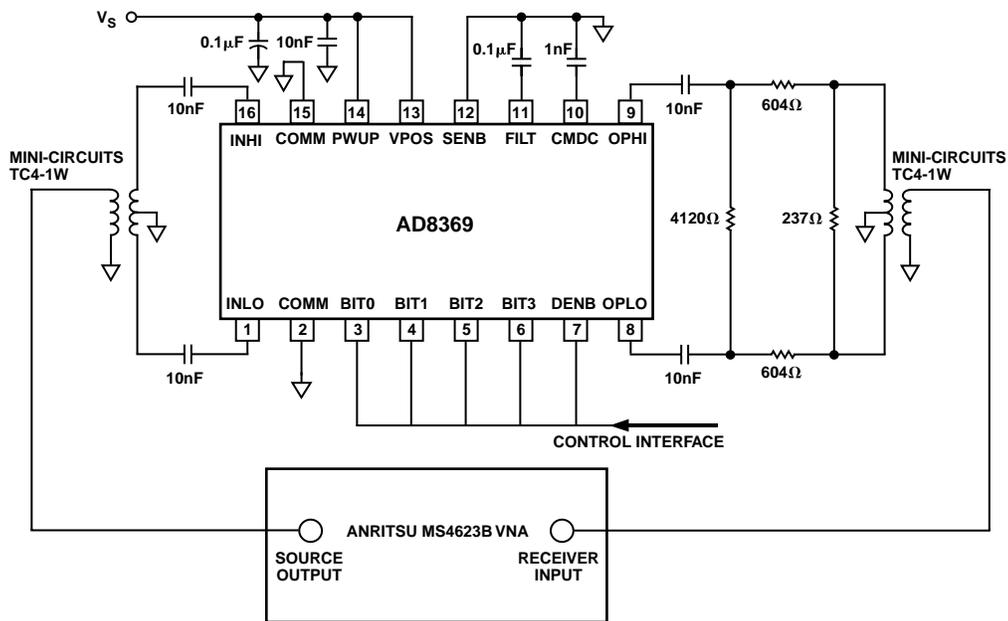


图14. 矢量网络分析仪设置(1 kΩ)

# AD8369

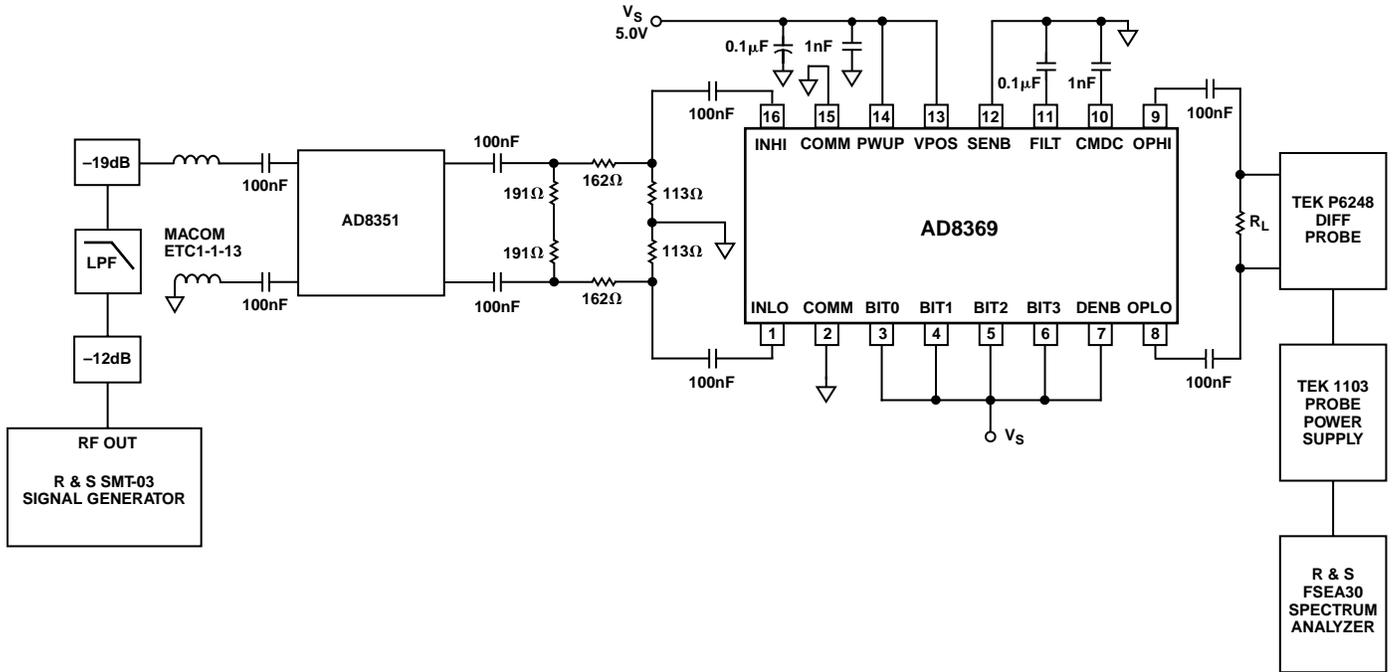


图15. 谐波失真设置

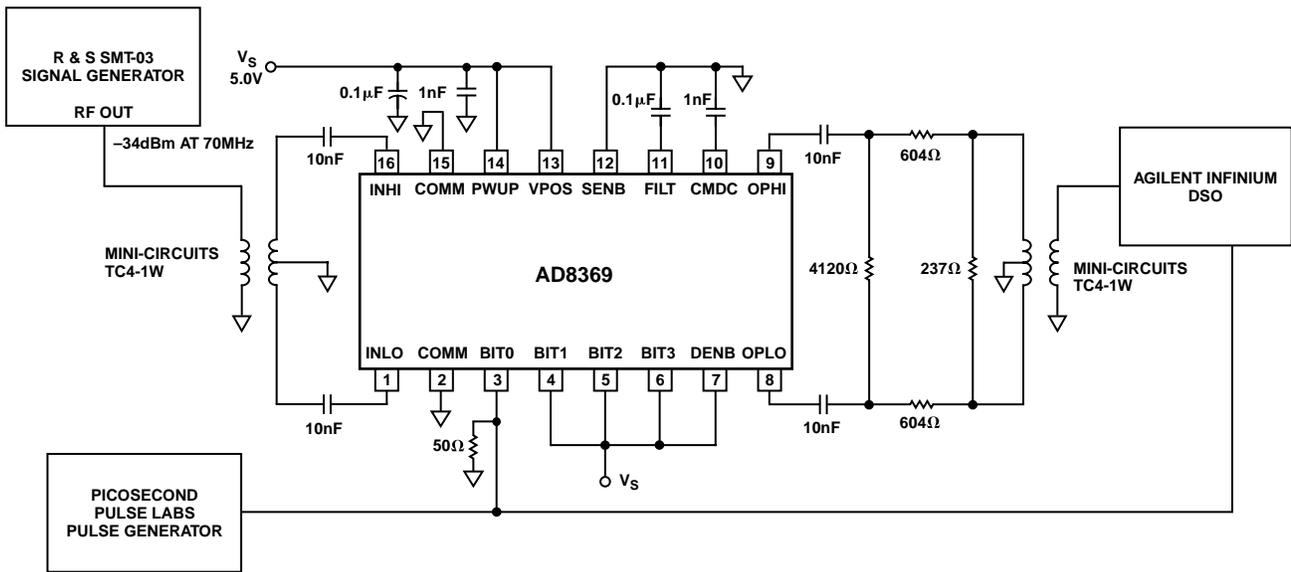


图16. 增益步进响应设置

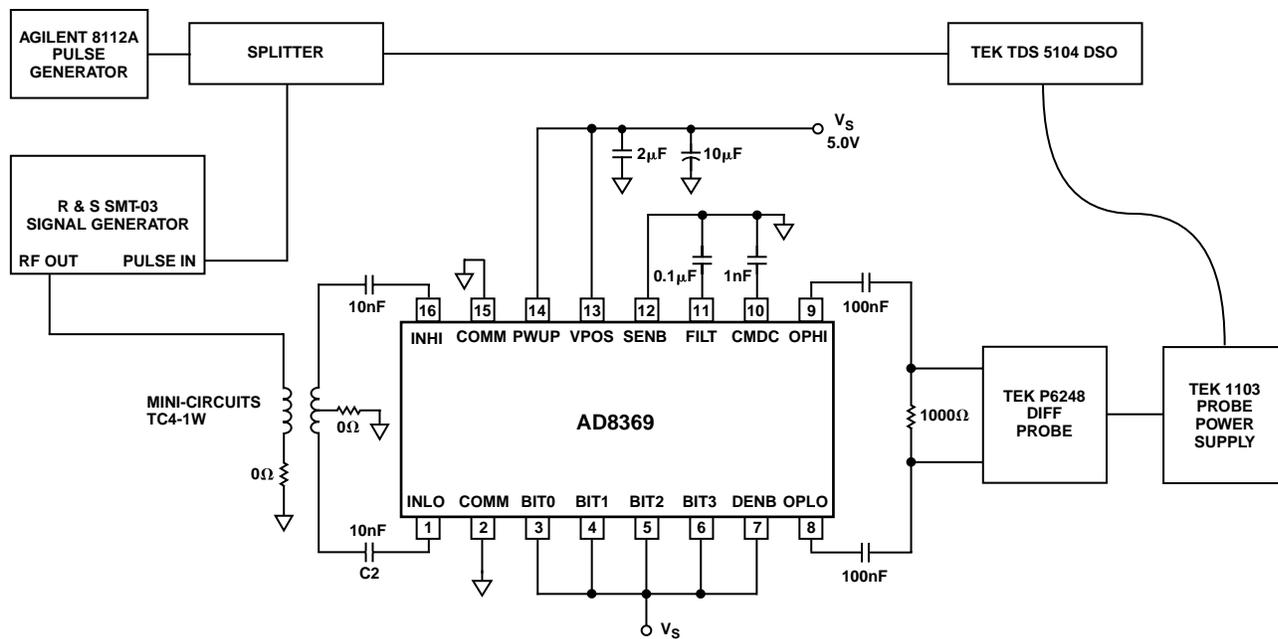


图17. 脉冲响应设置

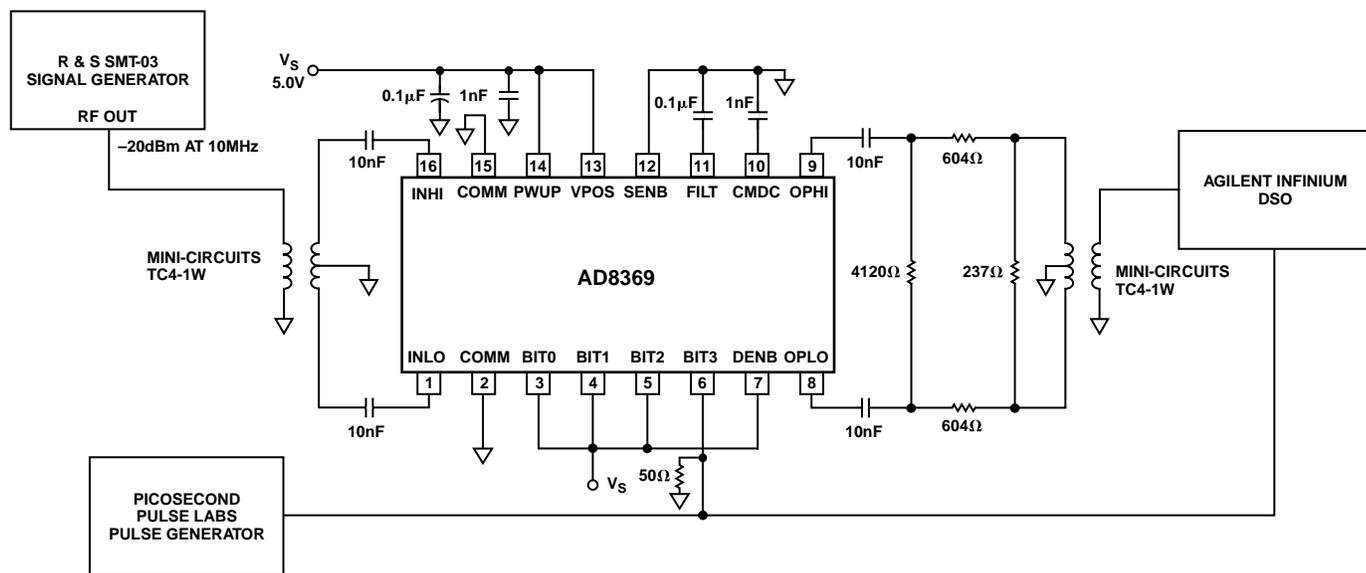
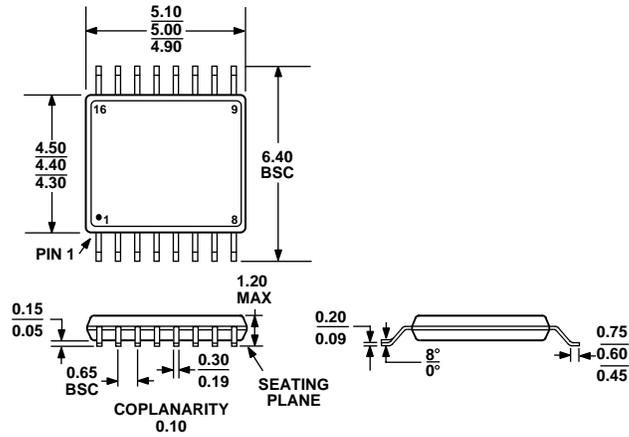


图18. 过驱响应设置

# AD8369

## 外形尺寸 16引脚超薄紧缩小型封装[TSSOP](RU-16) 图示尺寸单位: mm



符合JEDEC标准MO-153AB